Vorlesung 8

Kaskode und Spannungsverstärker (Source-Schaltung) (common source amplifier)

Das Thema dieser Vorlesung ist der common source Spannungsverstärker (Source-Schaltung) mit und ohne Kaskode.

Kaskode

Kaskode ist eine Schaltung bestehend aus einem MOSFET (dem Kaskodentransistor - T_{casc}) mit der Konstantspannung am Gate und einer Eingangsstromquelle I_{in}, die an die Source des Kaskodenstransistors angeschlossen ist, Abbildung 1.

Kaskode (engl. cascode) ist ein Kunstwort, es bedeutet cascaded anode. Die Anode ist die positive Elektrode der Elektronenröhre, sie hat ähnliche Funktion wie der Drain vom MOS Transistor. Wir werden normalerweise die Gesamtschaltung, bestehend aus der Stromquelle und dem Transistor $T_{casc,}$ Kaskode nennen. Manchmal werden wir allein den T_{casc} als Kaskode bezeichnen. In dem Fall könnte die Schaltung in Abbildung 1 *Stromquelle mit Kaskode* sein.

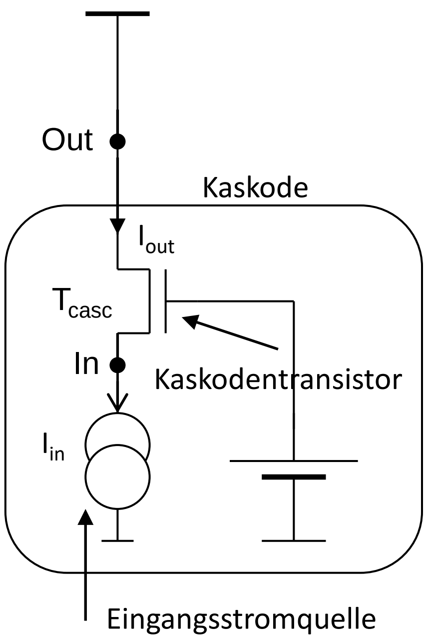


Abbildung 1: Kaskode

Der Kaskodentransistor T_{casc} funktioniert wie ein Impedanzwandler. Er leitet den Eingangsstrom (den Signalstrom) durch: $I_{out} = I_{in}$. Der Kleinsignal-Widerstand am Source des Transistors T_{casc} (der Eingangswiderstand der Kaskode) ist klein. Der Ausgangswiderstand am Drain von T_{casc} ist groß.

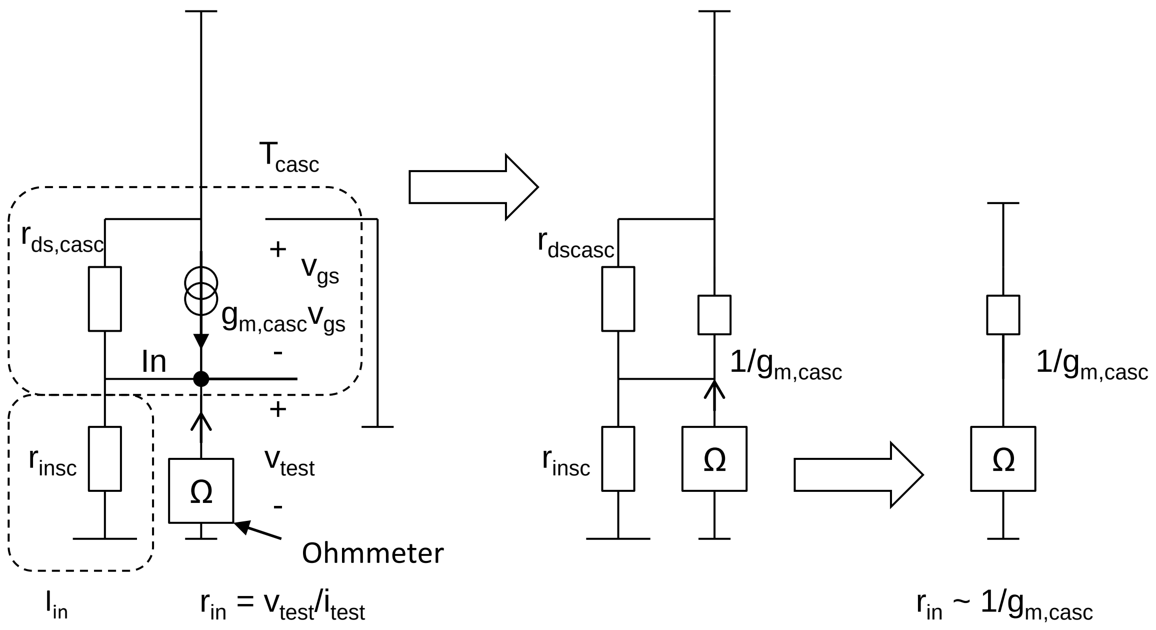


Abbildung 2: Eingangswiderstand vom Kaskodentransistor

Eingangswiderstand des Kaskodentransistors

Abbildung 2 zeigt eine Testschaltung, mit der wir den Kleinsignalwiderstand r_{in} rechnen.

Nennen wir vorab das Ergebnis:

$R_{in} \sim 1/g_{m,casc}$, wo $g_{m,casc}$ die Transkonduktanz des Kaskodentransistors T_{casc} ist.

Um das herzuleiten, stellen wir uns vor, dass ein Ohmmeter, angeschlossen an Knoten In (source von T_{casc}) eine Kleinsignal-Spannung v_{test} erzeugt und den Strom i_{test} misst.

Die Spannung v_{test} erzeugt für T_{casc} die Gate-Source Spannung:

$v_{gs} = - v_{test}$.

Deswegen leitet T_{casc} (bzw. die Stromquelle in seinem Kleinsignalmodell) einen Strom $i = g_{m,casc} \times v_{test}$. Das entspricht einem Widerstand:

$v_{test}/i_{test} = 1/g_{m,casc}$ (1)

Das Ohmmeter „sieht“ auch die Parallelschaltung von $r_{ds,casc}$ (r_{ds} vom T_{casc}) und des Widerstands der Eingangsquelle (r_{insc}). Diese Widerstände sind viel größer als $1/g_{m,casc}$ und können vernachlässigt werden.

$1/g_{m,casc}$ ist relativ klein (relativ bedeutet Größenordnung kΩ oder kleiner). Das bedeutet, dass die Spannungsänderung am Source von T_{casc} relativ klein ist. (Relativ bedeutet im Vergleich mit der Spannungsänderung am Drain vom T_{casc}.)

Ausgangswiderstand des Kaskodentransistors

Wie groß ist der Kleinsignalwiderstand r_{out} am Drain von T_{casc} (am Punkt Out)?

Nennen wir auch hier vorab das Ergebnis:

R_{out} ist deutlich grösser als $r_{ds,casc}$ und r_{insc}. (R_{insc} ist der Kleinsignalwiderstand der Eingangsstromquelle.)

Genaue Herleitung zeigt:

$r_{out} = g_{m,casc}\, r_{ds,casc}\, r_{insc}$ (2)

Die Testschaltung für die Berechnung von r_{out} sehen wir in Abbildung 3.

Die Erhöhung des Widerstands ist die Folge der negativen Rückkopplung. Das kann man folgenderweise erklären.

Schaltung B in Abbildung 3 bekommen wir, wenn wir T_{casc} durch sein Kleinsignalmodell ersetzten. Im Schaltung B kann man eine Rückkopplung besser erkennen. Wenn das Ohmmeter eingeschaltet wird und eine Spannung V_{test} entsteht, fließt zunächst ein Strom i_{test0} durch $r_{ds,casc}$ und r_{insc}. Das führt zum Anstieg von v_s. Somit entsteht eine negative v_{gs} und die Stromquelle im Transistor erzeugt einen Strom i_{ds} entgegen der Richtung des ursprünglichen Stromes. Das Ohmmeter misst einen kleineren Strom und einen größeren Widerstand.

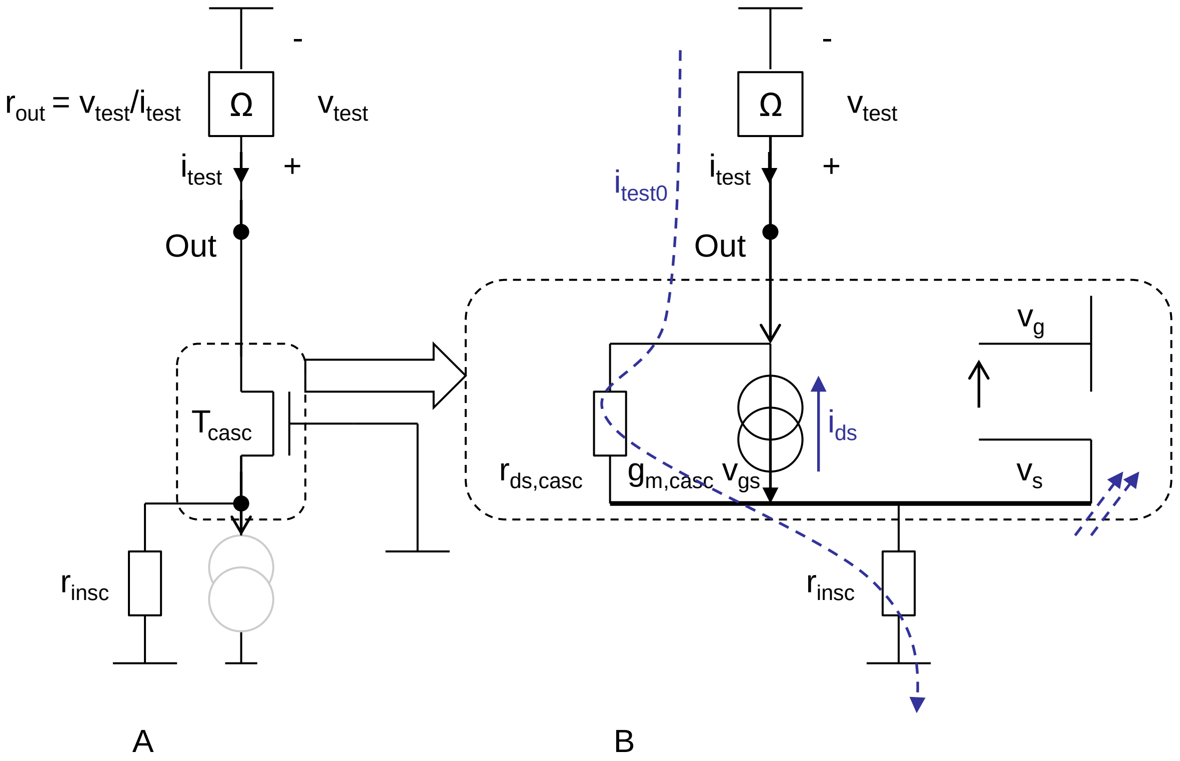


Abbildung 3: Testschaltung für Berechnung von r_{out}

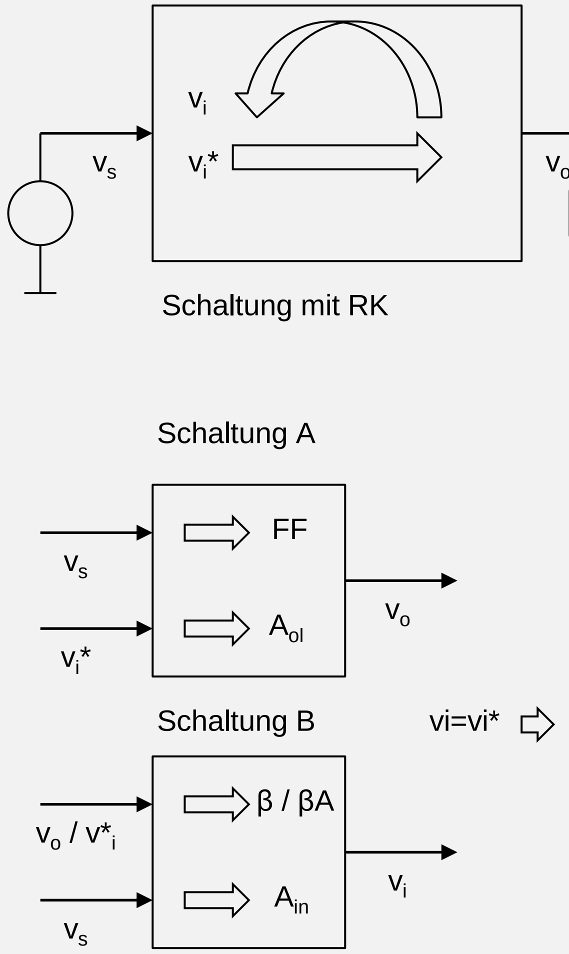
Berechnen wir jetzt r_{out} genau.

Wie oben beschrien, beeinflusst die Rückkopplung den Ausgangswiderstand.

Erinnern uns an die Formel von Mason:

$$A_{FB} = \frac{FF + A_{IN}A_{OL}}{1-\beta A} \qquad (3)$$

A_{FB} ist die Verstärkung mit Rückkopplung, βA die Schleifenverstärkung und FF, A_{IN} und A_{OL} die Faktoren Vorwärtsverstärkung, Eingangsverstärkung und Leerlaufverstärkung. Die Herleitung der Formel ist in Abbildung 4 gezeigt. Eine Schaltung mit Rückkopplung (oben) wird auf zwei Schaltungen ohne Rückkopplung zerlegt (A und B), indem die Rückkopplung in einem geeigneten Punkt (am Eingang des Verstärkers) getrennt wird. Spannungen v_i* und v_o (Ausgang) werden als Funktionen Spannungen v_s (Eingang) und v_i*/v_o dargestellt. Wenn wir noch die Bedingung $v_i = v_i$* berücksichtigen, bekommen wir aus den Gleichungen für A und B die Formel von Mason.



$$A_F \equiv \frac{v_O}{v_S} = \frac{FF + A_{IN}A_{OL}}{1-\beta A_{OL}}$$

Abbildung 4: Herleitung der Formel von Mason

Auf die gleiche Weise kann man eine Formel für Ausgangsimpedanz (oder Impedanz zwischen zwei beliebigen Knoten) herleiten. Abbildung 5 und Abbildung 6 zeigen zwei Testschaltungen für die Bestimmung vom Ausgangswiderstand der Schaltung mit Rückkopplung R_{FB}. Die erste Schaltung verwendet eine Stromquelle i_{test}, wobei v_{test} gemessen wird. Die zweite Schaltung verwendet eine Spannungsquelle v_{test} und der Strom i_{test} wird gemessen. In beiden Fällen ist $R_{FB} = v_{test} / i_{test}$ und beide Schaltungen müssen zum gleichen R_{FB} Ergebnis führen. Wenn man die Originalschaltung auf A und B zerlegt und $v_i = v_i$* berücksichtigt bekommt man die Formeln für R_{FB} (A1) und (A2), Abbildung 5 und Abbildung 6. Aus (A1) und (A2) folgt die Formel (A3) (Abbildung 6), die als Formel von Blackman bekannt ist.

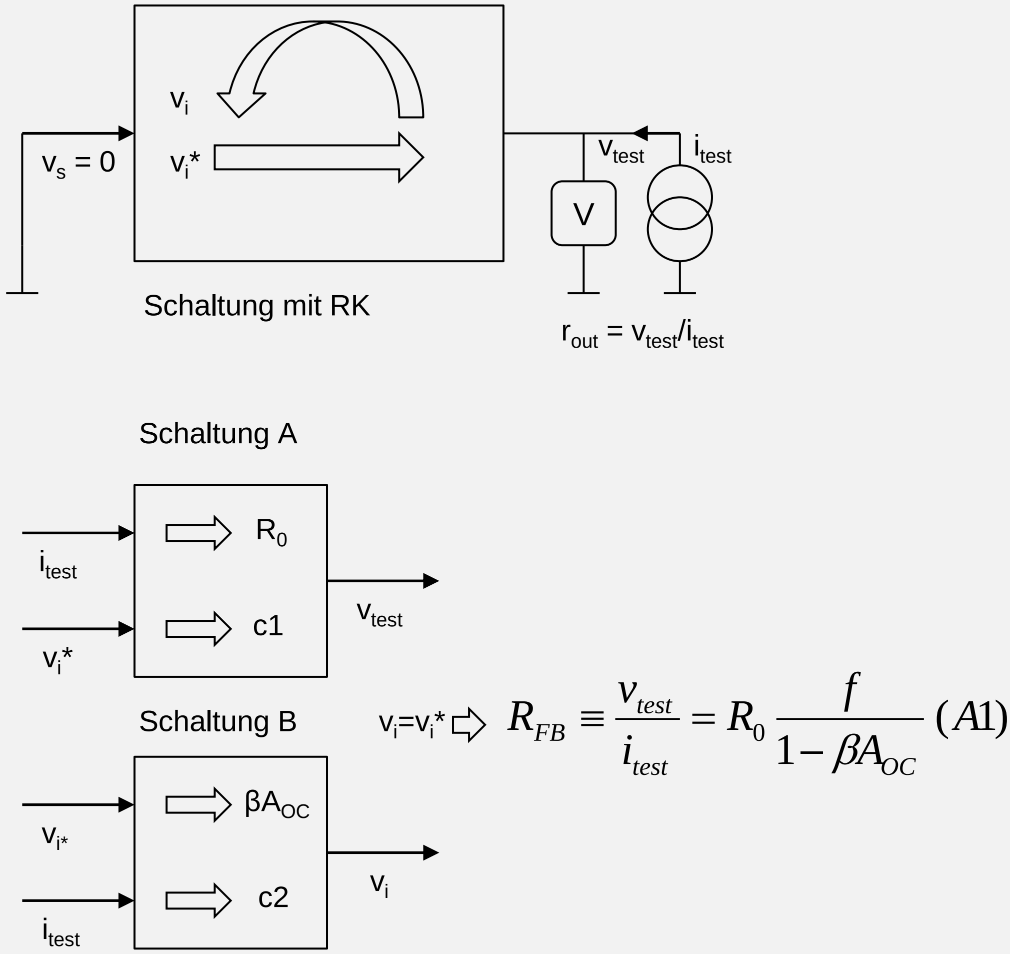
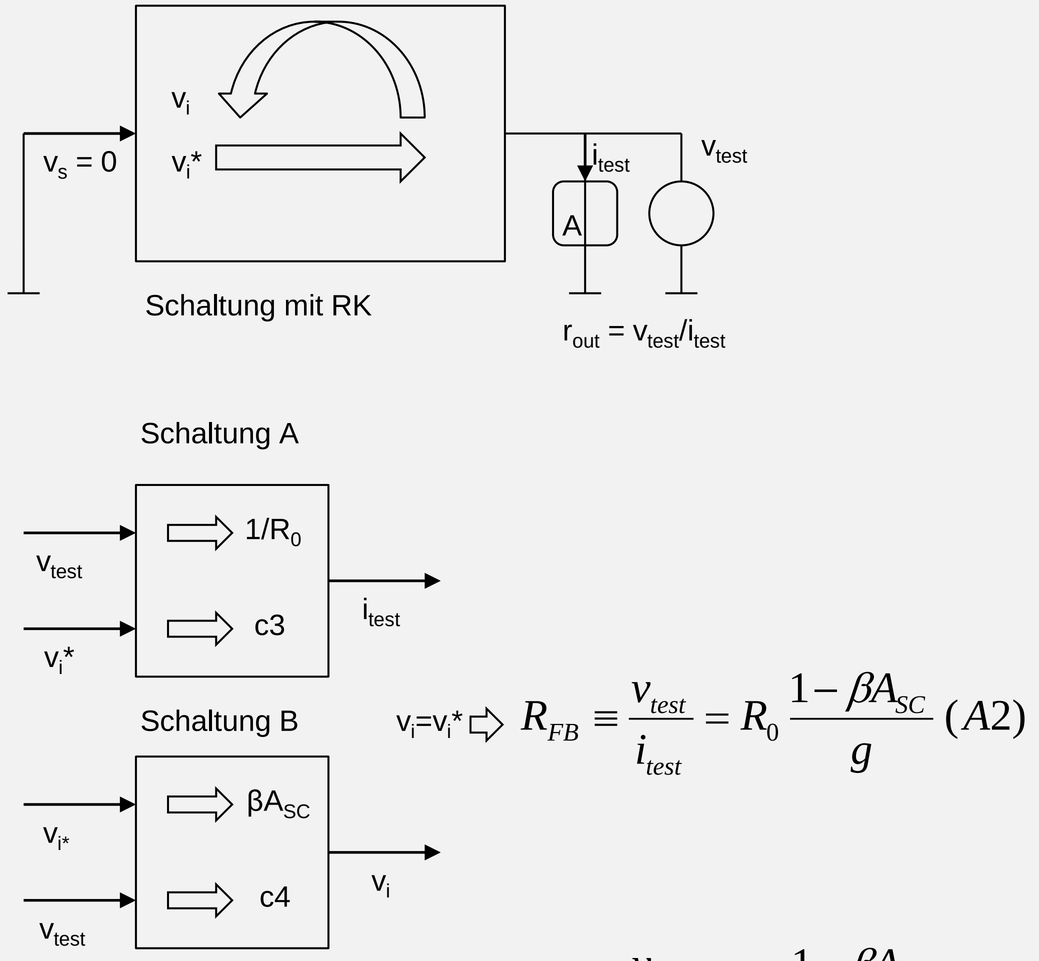


Abbildung 5: Erste Testschaltung für Berechnung von Ausgangswiderstand R_{FB}. Widerstand wird mithilfe einer Stromquelle gemessen.



$$R_{FB} \equiv \frac{v_{test}}{i_{test}} = R_0 \frac{1-\beta A_{SC}}{g} \quad (A2)$$

$$(A1),(A2) \Rightarrow R_{FB} \equiv \frac{v_{test}}{i_{test}} = R_0 \frac{1-\beta A_{SC}}{1-\beta A_{OC}} \quad (A3)$$

Abbildung 6: Zweite Testschaltung für Berechnung von Ausgangswiderstand R_{FB}. Widerstand wird mit einer Spannungsquelle gemessen.

Einen Widerstand in einer Schaltung mit Rückkopplung kann man mithilfe der Formel von Blackman berechnen:

$$r_{outFB} = r_{out0} \frac{1-\beta A_{SC}}{1-\beta A_{OC}} \qquad (4)$$

r_{out0} ist der Widerstand, den wir hätten wenn die Rückkopplung ausgeschaltet wird. (Durch das Setzten der Spannung am Eingang des Verstärkers auf 0.)

βA_{SC} ist die Schleifenverstärkung unter der Bedingung, dass die Punkte, zwischen denen sich das Ohmmeter befindet, kurzgeschlossen sind.

βA_{OC} ist die Schleifenverstärkung unter der Bedingung, dass die Punkte, zwischen denen sich das Ohmmeter befindet, getrennt sind.

Die Testschaltung ist in Abbildung 7 gezeigt. Die Rückkopplung wurde getrennt.

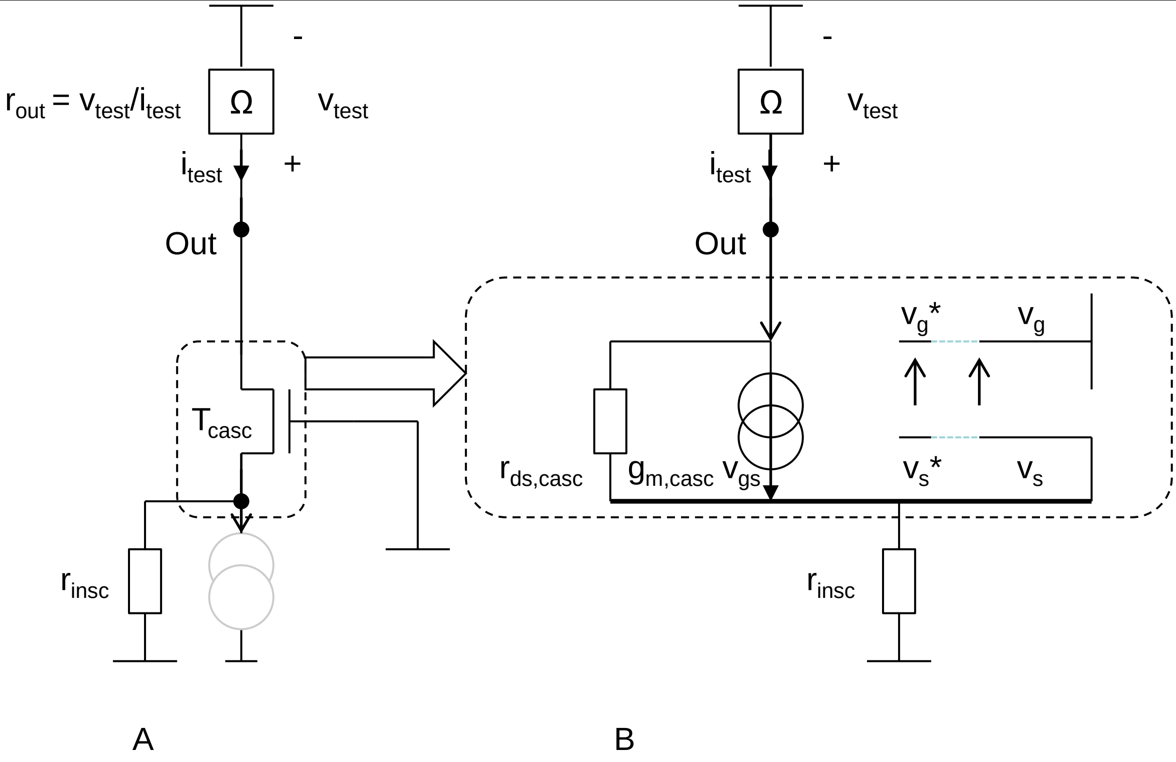


Abbildung 7: Testschaltung für Berechnung von r_{out}

Berechnen wir zuerst den Widerstand ohne Rückkopplung r_{out0}.

Abbildung 8 zeigt die entsprechende Testschaltung.

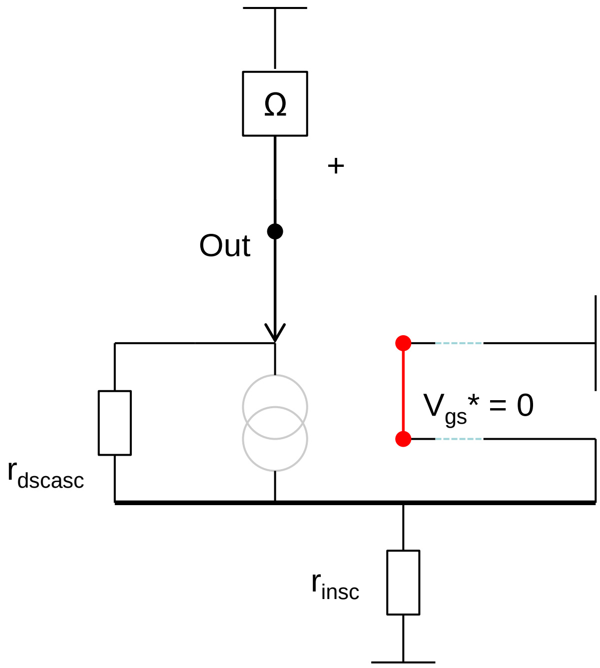


Abbildung 8: Testschaltung für Berechnung vom Widerstand ohne Rückkopplung r_{out0}

Die Rückkopplung wird ausgeschaltet indem v_g* und v_s* kurzgeschlossen werden. Dadurch wird die Quelle im Transistormodell ausgeschaltet. Das Ohmmeter „misst“ nur die Rheinschaltung von $r_{ds,casc}$ und r_{sig}. Es gilt:

$r_{out0} = r_{ds,casc} + r_{sig}$

Abbildung 9 zeigt die Testschaltung für βA_{OC}. Die Leitung wo sich das Ohmmeter befunden hat, ist nun getrennt. βA_{OC} wird folgenderweise definiert:

$\beta A_{OC} = (v_s - v_s)/v_{test}$

Beachten wir, dass der Strom der in das eingekreiste Netzwerk fließt (i_{in}) null ist (weil die Leitung getrennt ist). Deswegen muss auch der Strom der aus dem Netzwerk in den Widerstand r_{insc} fließt (i_{out}) null sein (1. Kirchhoffsches Gesetz). Deswegen ist auch $v_s = 0$. Da v_s null ist, gilt: $v_g - v_s = 0$ und

$\beta A_{OC} = 0$.

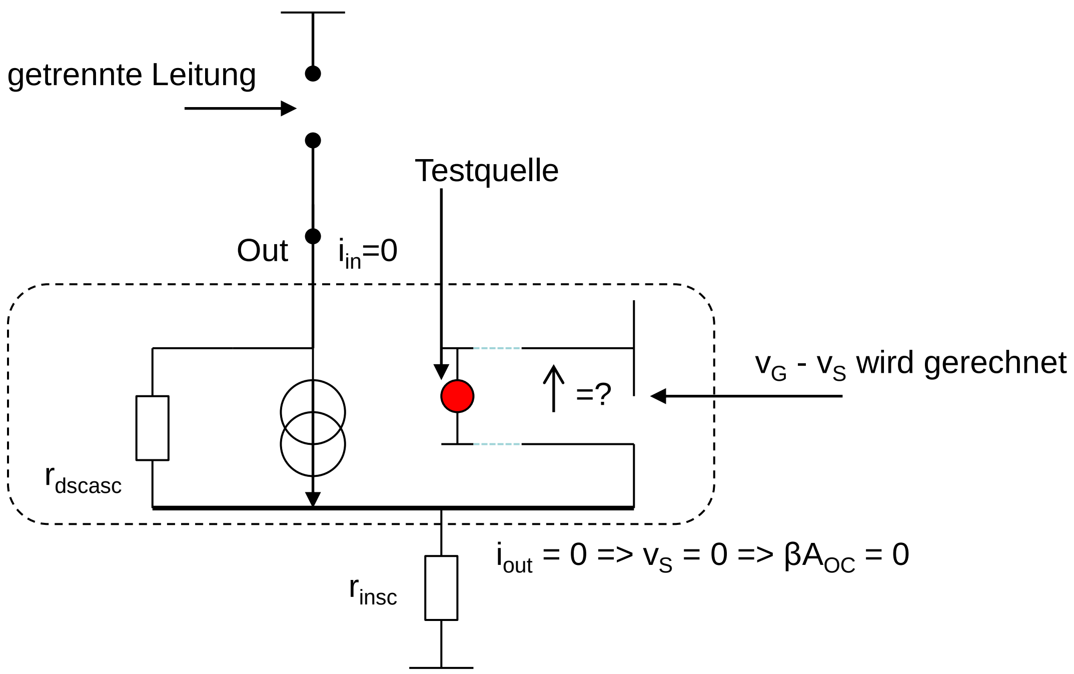


Abbildung 9: Testschatlung für Schleifenverstärung mit offenem Ausgang, βA_{OC}

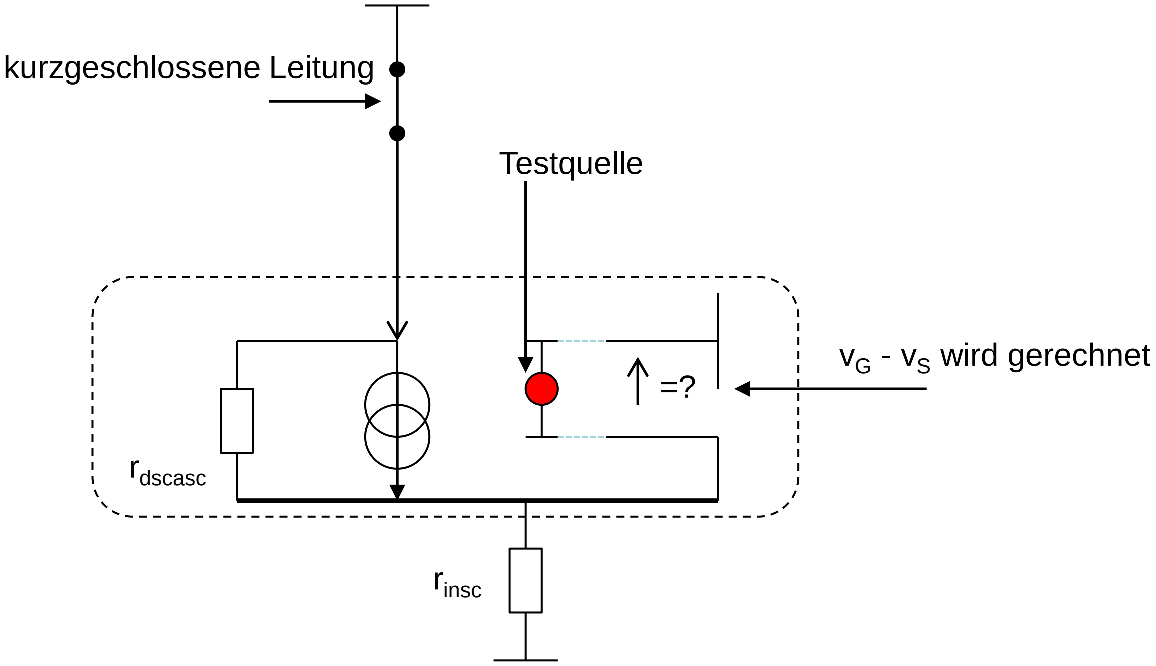


Abbildung 10: Testschatlung für Schleifenverstärung mit kurzgeschlossenem Ausgang, βA_{SC}

Abbildung 10 zeigt die Testschaltung für βA_{SC}. Man kann relativ leicht herleiten:

$$\beta A_{SC} = -\frac{r_{insc}\, r_{ds,casc}}{r_{insc} + r_{ds,casc}} g_{m,casc}$$

Wenn man die Ergebnisse für r_{out0}, βA_{OC} und βA_{OC} in die Formel von Blackman (4) einsetzt, bekommt man:

$$r_{out} = (r_{insc} + r_{ds,casc})\left(1 + \frac{r_{insc}\, r_{ds,casc}}{r_{insc}+r_{ds,casc}}\, g_{m,casc}\right) \sim r_{insc}\, r_{ds,casc}\, g_{m,casc} \gg r_{insc} \quad (5)$$

Das Produkt $g_m\, r_{ds}$ ist in der Schaltung aus der Übung etwa 40.

Ein Kaskodentransistor hat eine ähnliche Funktion wie ein Stromspiegel mit angeschlossener Signalquelle: Es gibt einen Stromeingang, einen Stromausgang, r_{in} ist klein, r_{out} ist groß (Abbildung 11).

Hauptunterschied: ein Kaskodentransistor wechselt die Stromrichtung. Ein Stromspiegel nicht.

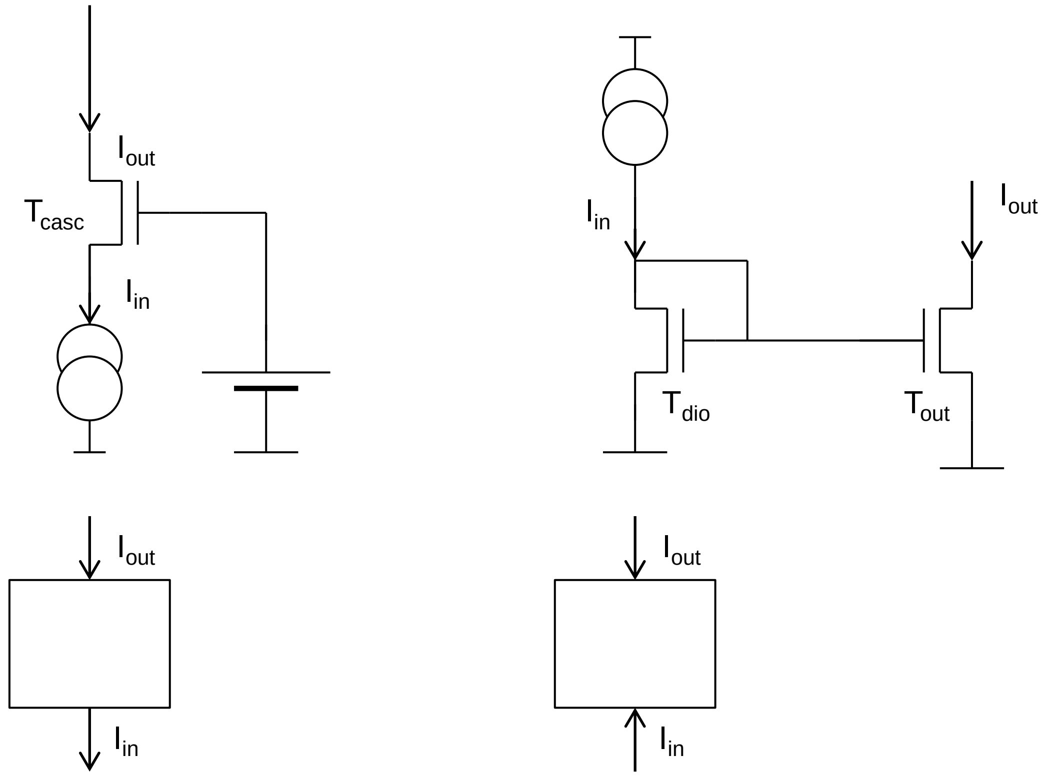


Abbildung 11: Kasodentransistor und Stromspiegel

Spannungsverstärker (Source-Schaltung) (common source amplifier)

Wir werden nun auf eine der wichtigsten Grundschaltungen eingehen: den Spannungsverstärker. Diese Schaltung nennen wir noch die „Source-Schaltung“ (engl. common source amplifier). Der Name Source-Schaltung bedeutet, dass die Source des Eingangstransistors an eine Konstantsspannung (Masse im Kleinsignalmodell) angeschlossen ist.

Einen Spannungsverstärker bekommen wir am einfachsten, wenn wir einen (Last-)Widerstand R_{load} an eine Stromquelle (den Eingangs-Transistor T_{in}) anschließen, wie in Abbildung 12. (English load = Last) Der Widerstand hat zwei Aufgaben – erstens den Eingangstransistor T_{in} zu biasen und einen richtigen DC Arbeitspunkt herzustellen und, zweitens, den Strom in eine Spannung umzuwandeln.

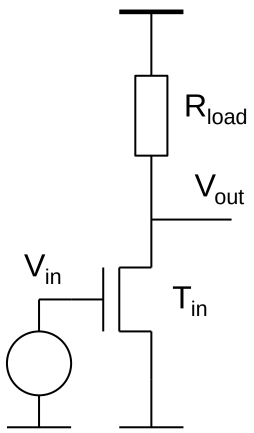


Abbildung 12: Spannungsverstärker (Source-Schaltung, common source amplifier)

Wie wir in Vorlesung 5 gezeigt haben, können wir die Großsignalanalyse graphisch durchführen (Lastenanalyse).

Auf dem gleichen Plot zeichnen wir die I_{ds} - V_{ds} Kennlinie des Transistors und die entsprechende Kennlinie des Widerstands, Abbildung 13. Die Ausgangsspannung bestimmen wir aus dem Schnittpunkt von Transistor- und Widerstandskennlinien. Falls die Eingangsspannung steigt, bewegt sich die Transistorkennlinie nach oben und die Ausgangsspannung von der positiven Versorgung VDD nach links.

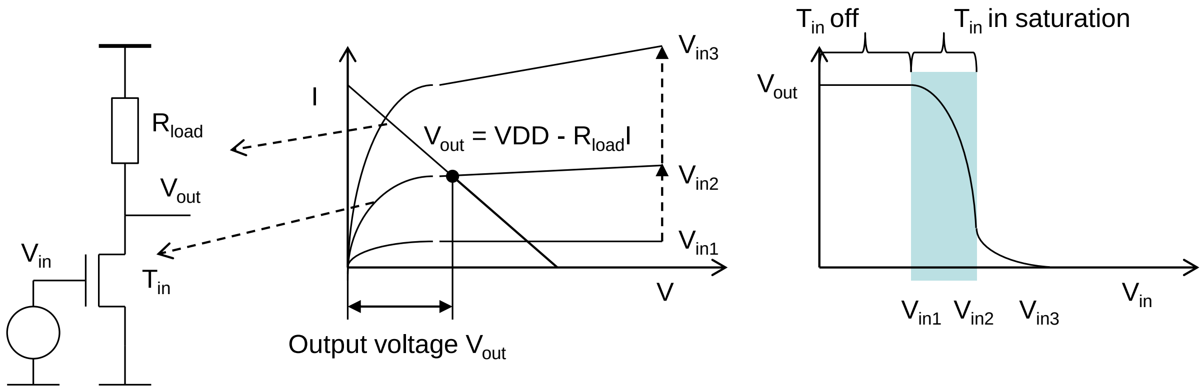


Abbildung 13: Graphische DC-Analyse

Für den Arbeitsbereich wo T_{in} in Sättigung ist (Bedingung ist $V_{out} > V_{dssat} = V_{in} - V_{th}$), können wir die Kleinsignalschaltung herleiten. Die Spannungsverstärkung kann man mithilfe von Kleinsignalschaltungen in Abbildung 14 berechnen:

$$A = \frac{v_{out}}{v_{in}} = -g_m(r_{ds}||R_{load}) \equiv -g_m r_{out} \quad (6)$$

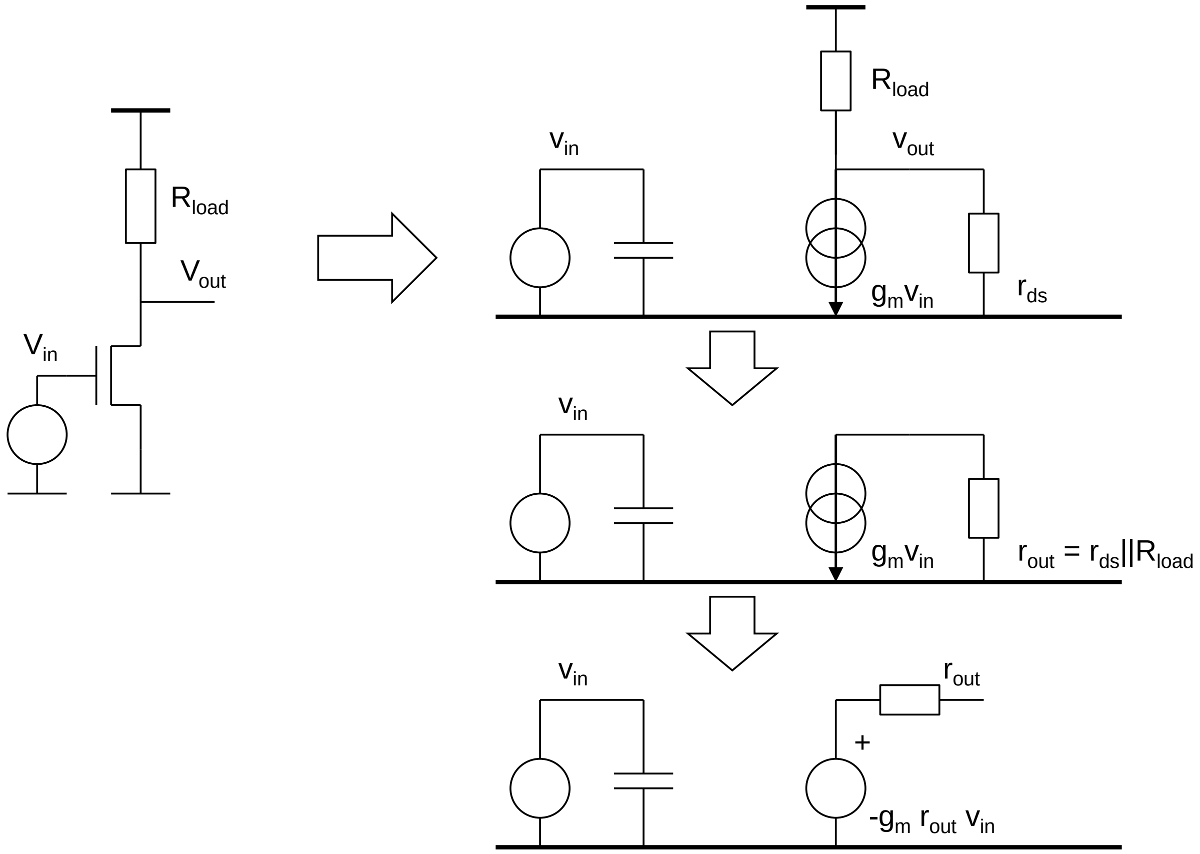


Abbildung 14: Spannungsverstärker, Kleinsignalschaltung

Spannungsverstärker mit aktiver Last

Motivation

Um die Verstärkung zu maximieren brauchen wir relativ große Werte für g_m und r_{out}.

Ein r_{ds} Widerstand > 50 kΩ gilt als groß. Eine Transkonduktanz g_m > 1 mS gilt ebenfalls als groß.

Der Nachteil des Verstärkers mit einem linearen Widerstand ist es, dass man nicht sowohl g_m als auch $r_{out} = R_{load} \parallel r_{ds}$ maximieren kann.

Wenn der Widerstand R_{load} groß ist, verläuft seine Kennlinie nahe an X-Achse. Der Transistorstrom ist dann klein. Ein kleiner Strom führt zu einer kleinen Transkonduktanz. Das zeigt die Abbildung 15.

Für kleine R_{load}-Werte, der Transistorstrom ist höher, sowie auch dessen Transkondunktanz. Allerdings, wegen dem kleinen R_{load}, ist die Verstärkung klein.

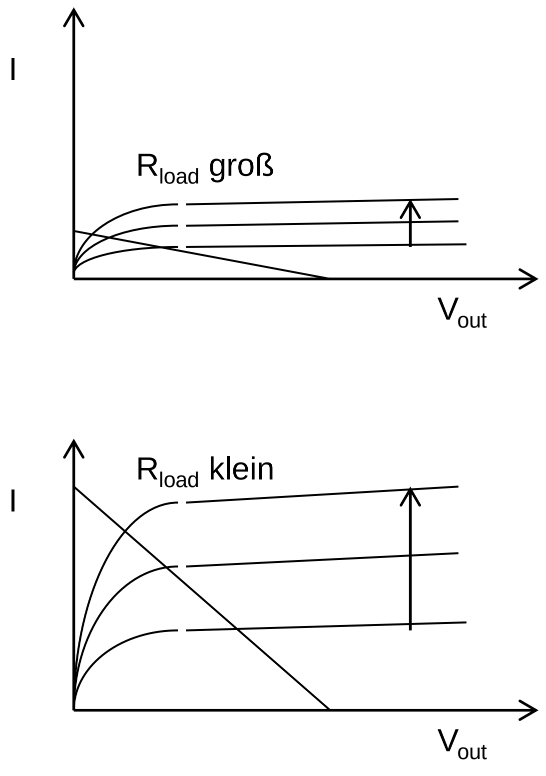


Abbildung 15: Kennilien für kleinen und goßen R_{load}

Eine Last-Kennlinie die relativ schnell steigt und dann im großen V_{out} Bereich waagerecht verläuft (wie in Abbildung 16) wäre besser als die Kennlinie des Widerstandes.

Ein PMOS Transistor (eine PMOS Stromquelle) mit dem Source am VDD (positive Versorgungsspannung) und mit einem konstanten Gate-Potential hat eine fast ideale Kennlinie, wie in Abbildung 17 zu sehen ist.

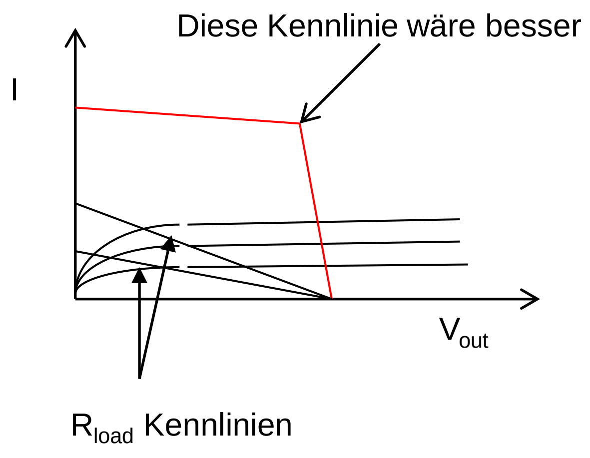


Abbildung 16: Kenninie eines idealen Last-Bauteils

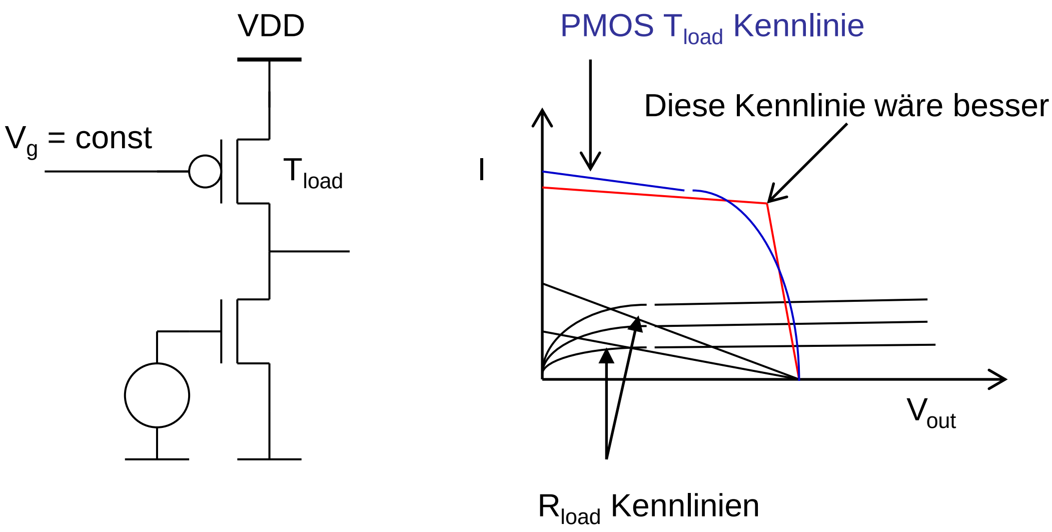


Abbildung 17: Kenninie eines idealen Last-Bauteils, PMOS Kennlinie

Wir bekommen einen besseren Verstärker, wenn wir Widerstand R_{load} durch eine PMOS Stromquelle ersetzen, Abbildung 18. Wir zeichnen in der Abbildung auch die Bias-Schaltung für die Stromquelle in Form von MOSFET Diode T_{dio} und einer Stromquelle I_{bias}. Diese Bias-Stromquelle kann auf verschiedene Weisen realisiert werden, am einfachsten als Widerstand R_{bias}, wie in der Abbildung rechts zu sehen ist.

Ein Lastelement aus einem Transistor nennt man *aktive Last*. Wir nennen dann die Schaltung von Abbildung 18 einen *Verstärker mit aktiver Last*.

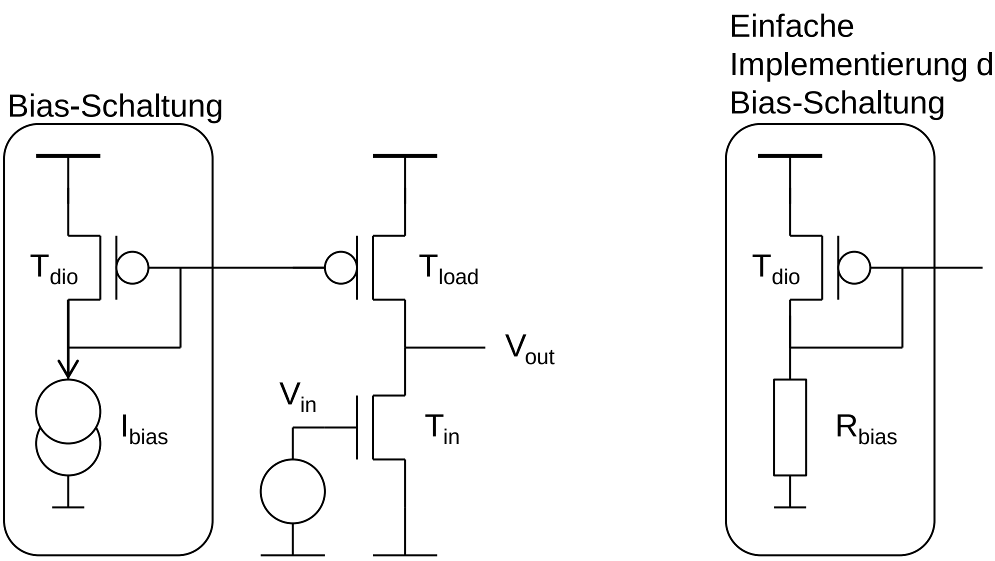


Abbildung 18: Spannungsverstärker mit aktiver Last

Aus den Kennlinien vom T_{in} und T_{load} können wir die $V_{out} = f(V_{in})$ Kennlinie herleiten, Abbildung 19. Die Verstärkung ist groß nur im Bereich wo beide Transistoren T_{in} und T_{load} in Sättigung sind.

Die Sättigungsbedingung für T_{in} ist $V_{out} > V_{in} – V_{th}$. Die Sättignungsbedingung für T_{load} ist $V_{out} < VDD – V_{dssat,load}$ wobei $|V_{dssat}| = |V_{gs}| - |V_{th}|$. Der Bereich wo beide Transistoren in Sättigung sind ist in Abbildung 19 (unten) grau markiert.

Wir sehen aus dem oberen Graph in Abbildung 19, dass der DC Strom im Bereich mit großer Verstärkung relativ groß ist. Wir können deswegen eine hohe Transkonduktanz erwarten.

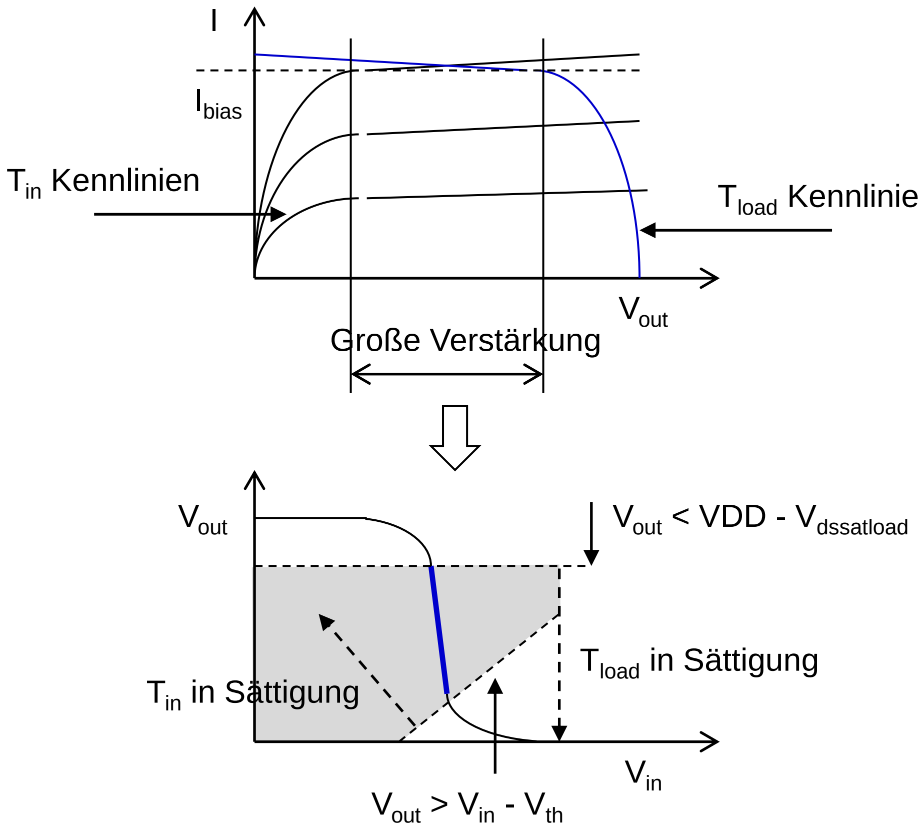


Abbildung 19: Kennlinie des Spannungsverstärkers mit der aktiven Last

Das Kleinsignalmodell des Verstärkers sehen wir in Abbildung 20. Die Spannungsverstärkung ist:

$$A = -g_{m,in}(r_{ds,in}||r_{ds,load}) \equiv - g_{m,in}r_{out}$$

$G_{m,in}$ und $r_{ds,in}$ sind die Transkonduktanz und der drain-source Widerstand des Eingangstransistors Tin. $r_{ds,load}$ ist der drain-source Widerstand des Last-Transistors T_{load}.

Ein Verstärker ist eine Zweitor-Schaltung. Diese Schaltung wird mit Verstärkung und Eingangs- und Ausgangsimpedanzen beschrieben. Die Eingangsimpedanz des

Spannungsverstärkers entsteht wegen der Gate-Source Kapazität von T_{in}. Der Ausgangswiderstand ist:

$$r_{out} = r_{ds,in} || r_{ds,load}$$

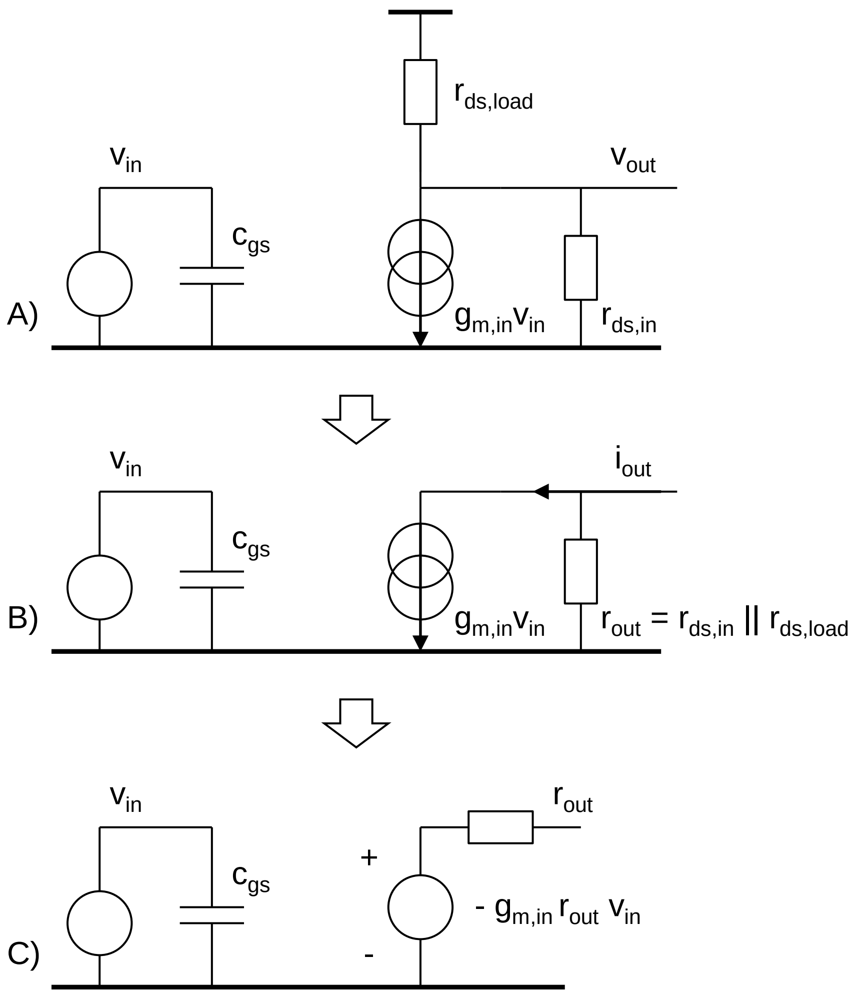


Abbildung 20: Kelinsignalmodell des Spannungsverstärkers mit aktiver Last

Der Verstärker kann dementsprechend für kleine Signale als spannungsgesteuerte Stromquelle mit dem Strom $i_{out} = g_{m,in}\, v_{in}$ und dem Ausgangswiderstand $r_{out} = r_{ds,in} || r_{ds,load}$ dargestellt werden, Schaltung B in Abbildung 20.

Der Verstärker kann ebenfalls als spannungsgesteuerte Spannungsquelle mit der Spannung $v_{out} = - g_{m,in}\, r_{out}\, v_{in}$ und dem Ausgangswiderstand $r_{out} = r_{ds,in} || r_{ds,load}$ dargestellt werden, Schaltung C in Abbildung 20. Beide Darstellungen sind äquivalent.

Weitere Optimierung der Verstärkung (optional)

Wir haben in Vorlesungen 5 und 6 gesehen, dass ein Spannungsverstärker normalerweise mit Rückkopplung benutzt wird. Ein Beispiel ist der invertierende Verstärker mit C_{in} und C_{fb}. Eine

Wichtige Größe ist die Leerlaufverstärkung $\beta A = g_{m,in}\, r_{out}\, C_{fb}/(C_{fb} + C_{in})$. Wenn $\beta A >> 1$ ist, hängt die Verstärkung mit Rückkopplung hauptsächlich vom Verhältnis der Kapazitäten C_{in} und C_f und nicht von g_m und r_{ds}. Das ist besser, da C_{in} und C_f sehr genau sind und g_m und r_{ds} große Variationen von Designwerten haben können. Das bedeutet: eine große Verstärkung g_m r_{out} ist wichtig, da sie zu großer βA führt.

Wir haben in Vorlesung 6 auch hergeleitet, dass für eine schnelle Impulsantwort (große Bandbreite) eine große g_m notwendig ist.

Versuchen wir die Parameter des Verstärkers: I_{bias} und W und L von beiden Transistoren T_{in} und T_{load} zu optimieren, so dass wir möglichst große Verstärkung und große g_m bekommen.

R_{out} ist die Parallelschaltung von r_{ds}-Widerständen von T_{in} und T_{load}.

Schreiben wir zuerst die Formel für r_{ds} und g_m.

Es gilt:

$$r_{ds} = \frac{LE_{sat}}{I_{dssat}} \qquad (7)$$

E_{sat} ist die E-Feld Stärke bei der die Geschwindigkeit der Ladungsträger sättigt. E_{sat} hängt von Dotierung ab. Transistoren mit langem Gate haben höhere r_{ds} Werte.

Für eine 65 nm Technologie gilt:

E_{sat} für PMOS ~ 10.4 V/µm und E_{sat} für NMOS ~ 9.7 V/µm

µ(NMOS) = 2.64×10^{-2} m^2/Vs und µ(PMOS) = 1.45×10^{-2} m^2/Vs

C'_{ox} = 13.28 fF/µm^2 oder 0.01328f/m^2

V_{th} ~ 0.4 V („regular“ V_{th} Transistoren)

Die Transkonduktanz wird als dI_{dssat}/dv_{gs} gerechnet.

Es gilt für starke Inversion (s. Vorlesung 4):

$$I_{dssat} = \frac{1}{2}\frac{W}{L}\mu C'_{ox}\left(V_{gs} - V_{th}\right)^2 \qquad (8)$$

Deswegen ist es:

$$g_m = \frac{W}{L}\mu C'_{ox}(V_{gs} - V_{th}) = \sqrt{2\mu C'_{ox}\frac{W}{L}I_{dssat}} \qquad (9)$$

oder

$$g_m = 2\frac{I_{dssat}}{V_{gs}-V_{th}} = 2\frac{I_{dssat}}{V_{dssat}} \qquad (10)$$

Es gilt auch:

$$V_{dssat} = V_{gs} - V_{th} = \sqrt{I \frac{L}{W} \frac{2}{\mu C'_{ox}}} \qquad (10b)$$

Wenn wir L vom T_{in} erhöhen, und andere Parameter konstant lassen, verbessern wir seinen r_{ds} (7) aber verschlechtern g_m (9). Wir möchten aber g_m nicht verkleinern. Also, um beides zu erhöhen (g_m und r_{out}), müssen wir sowohl W als auch L des Eingangstransistors erhöhen.

Nachteil: Dadurch wird das Layout des Transistors und seine Eingangskapazität c_{gs} groß. Eine große Eingangskapazität ist schlecht – sie macht den Verstärker langsamer. Das wurde in zusätzlichen Seiten in Vorlesung 6 gezeigt.

Die Optimierung von T_{in} ist schwierig.

Optimierungsmethode für T_{in}:

1) Wir beginnen von der Spezifikationen für den Leistungsverbrauch und bestimmen anhand dieser Spezifikation den I_{ds} Strom. (Der Leistungsverbrauch ist Strom × VDD) Nehmen wir an I_{ds} = 40 µA.
2) Eine Transistorlänge wird festgelegt. L soll für analoge Schaltungen in der Regel wenigstens 3 × L_{min} sein, da die Transistoren mit der kleinsten Länge eine „schlechte“ Kennlinie haben (r_{ds} ist klein). L_{in} = m × L_{min} (m=3). In unserem Fall L_{min} = 65 nm und L_{in} = 200 nm.
3) W vom Eingangstransistor wird beginnend von W_{min} erhöht bis die Sättigungsspannung V_{dssat} etwa 100 mV wird.

$$V_{dssat} = V_{gs} - V_{th} = \sqrt{I \frac{L}{W} \frac{2}{\mu C'_{ox}}} \quad (10b)$$

Warum nehmen wir 100 mV? V_{gs} – V_{th} = 100 mV bedeutet etwa der Anfang von schwacher Inversion, weitere Erhöhung der Transistorbreite verbessert g_m nicht. (s. Vorlesung 4)

Optimierung von T_{load}

Die Stromquelle T_{load} ist einfacher zu optimieren da ihre g_m nicht so wichtig ist. (Kleine g_m ist besser, da die Stromquellen mit kleiner g_m weniger Rauschen erzeugen.) Nur r_{ds} soll maximiert werden. Wir wählen deshalb eine große Länge L_{load}. Beachten wir, dass bei einem Strom die Erhöhung von Gate-Länge zur Erhöhung von Spannung $|V_{gs}|$ führt. Das folgt aus der Formel (8). Deswegen wird auch die Sättigungsspannung $|V_{dssat}| = |V_{gs}| – |V_{th}|$ größer. Der Signalbereich am Ausgang, für den T_{load} in Sättigung ist, wird dann kleiner. Wie können wie folgend vorgehen:

Zuerst eine V_{dssat} wählen, die zu einem akzeptablen Signalbereich führt. Zum Beispiel V_{dssat} = 200 mV. Dann wählen wir L_{load} etwa 2 × größer als L_{in}. Erhöhen wir dann W_{load}, bis wir V_{dssat} von 200 mV erreichen. Da ein PMOS etwa 2× kleinere Beweglichkeit µ als NMOS hat und da $V_{dssat,load}$ = 2× $V_{dssat,in}$ ist, erwarten wir W_{load} ~ W_{in}.

Nach solch einer Optimierung, bekommen wir $r_{ds,in} < r_{ds,load}$, weil $L_{load} = 2\ L_{in}$ ist (7).

Es ist:

$A = -g_{m,in}(r_{ds,in}||r_{ds,load}) \sim -g_{m,in}r_{ds,in}$ (11)

Berechnen wir eine typische Verstärkung:

Für starke Inversion gilt:

$$g_{m,in} = \frac{2I_{dssat}}{V_{dsssat}} = \frac{2 \times 40\mu A}{0.1V} = 800\mu S$$

$$r_{ds,in} = \frac{E_{sat}L_{in}}{I_{dssat}} = \frac{\frac{9.7V}{\mu m} \times 200\ nm}{40\ \mu A} = 48.5\ k\Omega$$

$$A = -\frac{2I_{dssat}}{V_{dsssat}}\frac{E_{sat}L_{in}}{I_{dssat}} = -\frac{2E_{sat}L_{in}}{V_{dsssat}} = \frac{2 \times \frac{9.7V}{\mu m} 200\ nm}{0.1V} - 38.8$$

Es ist schwierig auf diese Weise höhere Verstärkungen als ~50 zu erreichen.

(Übungsschaltung hat die maximale Verstärkung von 30.)

Spannungsverstärker basierend auf einer Kaskode

Wie können wir die Verstärkung erhöhen? Eine Möglichkeit ist die Verwendung vom Kaskodentransistor T_{casc}, Abbildung 21.

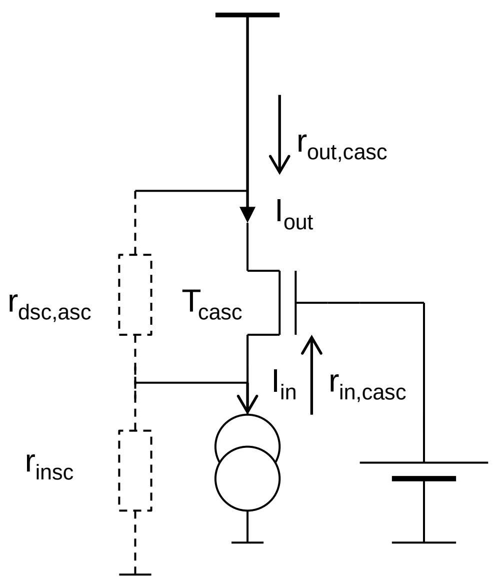


Abbildung 21: Kaskodentransistor

Erinnern wir uns, ein Kaskodentransistor (T_{casc}) ist ein Impedanzwandler.

Es gilt: $I_{out} = I_{in}$.

Die Eingangsimpedanz $r_{in,casc}$ ist klein, die Ausgangsimpedanz $r_{out,casc}$ ist groß.

$r_{in,casc} = 1/g_{m,casc}$ (12)

$r_{out,casc} = g_{m,casc} r_{ds,casc}\, r_{insc}$ (13)

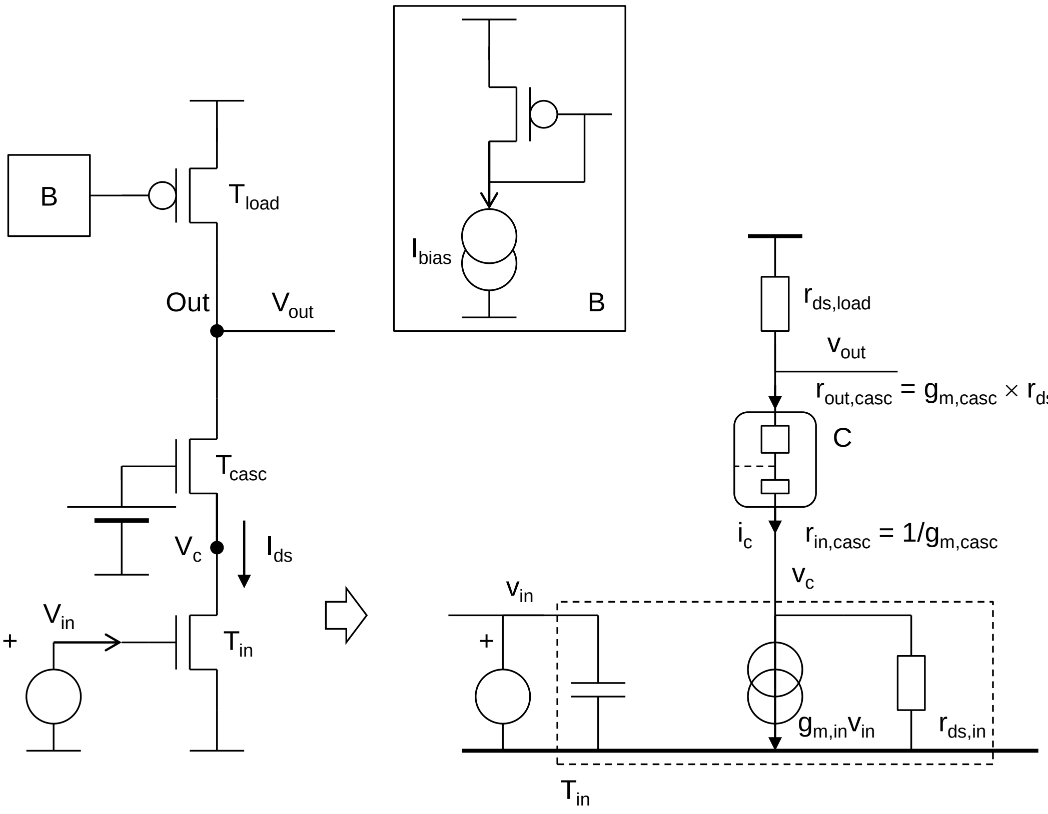


Abbildung 22: Spannungsverstärker mit Kaskodentransistor – Kaskoden-Schaltung

Abbildung 22 zeigt den Spannungsverstärker mit Kaskodentransistor, oder einfach Spannungsverstärker *mit Kaskode*. Wir haben jetzt drei Transistoren in Reihe: den Eingangstransistor T_{in}, den Kaskodentransistor T_{casc} und den Lasttransistor T_{load}. Rechs in Abbildung 22 ist die Kleinsignalschaltung.

Funktionsweise: Der Kleinsignal Strom, generiert vom T_{in} fließt fast vollständig durch T_{casc} (Bauteil C, im Kleinsignalmodell) zum Ausgang Out.

Der Strom generiert durch die Stromquelle des Transistors T_{in} ($i = g_{m,in}\, v_{in}$) teilt sich zwar auf den Strom durch r_{dsin} und den Strom durch T_{casc} (Teil C in Abbildung 22, rechts). Der Strom durch T_{casc} ist (Formel für Stromteiler):

$$i_c = \frac{r_{ds,in}}{r_{ds,in} + r_{in,casc}} g_{m,in} v_{in}$$

Da der Eingangswiderstand der Kaskode $r_{in,casc}$ kleiner als $r_{ds,in}$ ist, gilt

$$i_c \sim g_{m,in} v_{in}$$

Der Strom i_c fließt in den Punkt Out. Der Gesamtwiderstand in Punkt Out (r_{out}) ist die Parallelschaltung vom $r_{ds,load}$ und dem Ausgangswiderstand von Kaskode $r_{out,casc}$ (13).

$$r_{out,casc} = r_{ds,load} || r_{out,casc} = r_{ds,load} || (r_{ds,in} g_{m,casc} r_{ds,casc}) \qquad (14)$$

Die Spannungsverstärkung ist

$$A_{casc} = -g_{m,in}\, r_{out,casc} = -g_{m,in}\, [r_{ds,load} || (r_{ds,in} g_{m,casc} r_{ds,casc})] \qquad (14)$$

Vergleichen wir den Ausgangswiderstand und die Verstärkung vom Verstärker ohne und mit Kaskode.

Im Fall vom Verstärker ohne Kaskode, war der Ausgangswiderstand:

$$r_{out,nocasc} = r_{ds,load} || r_{ds,in} \quad (15)$$

Wenn wir den Verstärker nach der oben beschriebener Vorgehensweise optimieren (L_{load} = $2L_{in}$), bekommen wir (7):

$$r_{ds} = \frac{LE_{sat}}{I_{dssat}}$$

und nach Berücksichtigung $E_{sat,pmos} \sim E_{sat,nmos}$:

$$r_{ds,load} \sim 2\, r_{ds,in}$$

Daraus folgt:

$$r_{out,nocasc} \sim r_{ds,load} || r_{ds,in} \sim r_{ds,in} \; (16)$$

Die Spannungsverstärkung ist:

$$A_{nocasc} = -r_{out,casc} g_{m,in} \sim - g_{m,in} r_{ds,in} \quad (16b)$$

Betrachten wir jetzt den Verstärker mit Kaskode:

Produkt $g_{m,casc}\, r_{ds,casc}$ können wir mithilfe von Formel (7) und (10) abschätzen:

$$g_{m,casc} r_{ds,casc} = 2 \frac{I_{dssat}}{V_{dssat}} \frac{L_{casc} E_{sat}}{I_{dssat}} = 2 \frac{L_{casc} E_{sat}}{V_{dssat}}$$

Nehmen wir an dass der Kaskodentransistor identische Dimensionen wie der Eingangstransistor hat: L_{casc} = L_{in} = 200 nm. Da der gleiche DC Strom durch T_{casc} wie durch T_{in} fließt, bekommen wir wir:

$$g_{m,casc} r_{ds,casc} = 2 \frac{L_{casc} E_{sat}}{V_{dssat}} = 2 \frac{200\ \mathrm{nm} \times 9.7\ \frac{\mathrm{V}}{\mu\mathrm{m}}}{0.1} \sim 38.8$$

Dementsprechend ist der Ausgangswiderstand mit Kaskode etwa:

$$r_{out,casc} = r_{ds,load} || r_{out,casc} = (2\, r_{ds,in}) || \left(28.8 r_{ds,in}\right) \sim 2 r_{ds,in} \quad (17)$$

Die Spannungsverstärkung des Verstärkers mit Kaskode ist:

$$A_{casc} = -\frac{r_{out} i_c}{v_{in}} \sim -r_{out,casc} g_{m,in} = 2 g_{m,in} r_{ds,in} \quad (17b)$$

Aus (17b) und (16b) folgt, dass die Spannungsverstärkung des Verstärkers mit Kaskode etwa um Faktor 2 größer ist als ohne Kaskode da $r_{out,casc}$ auch um Faktor 2 größer als $r_{out,nocasc}$ ist.

Es gibt einige Möglichkeiten die Verstärkung weiter zu erhöhen.

Wir können, zum Beispiel, die Stromquelle T_{load} durch einen PMOS Kaskodentransistor T_{lcasc} erweitern, Abbildung 23. Auf diese Weise erhöhen wir den Ausgangswiderstand der Last-Stromquelle von $r_{ds,load}$ (Wert ohne T_{lcasc}) auf $r_{ds,load}\, g_{m,lcasc}\, r_{ds,lcasc} \sim 42\, r_{ds,load}$ (Wert mit T_{lcasc} mit L = 400 nm und V_{dssat} = 200 mV).

Es ist:

$$g_{m,casc} r_{ds,casc} = 2 \frac{L_{casc} E_{sat}}{V_{dssat}} = 2 \frac{400\ \text{nm} \times 10.4 \frac{\text{V}}{\mu\text{m}}}{0.2} \sim 41.6$$

Die Spannungsverstärkung ist nun:

$$A_{doblecasc} = -g_{m,in}\left((r_{ds,load} g_{m,lcasc} r_{ds,lcasc}) \,\Big|\Big|\, (r_{ds,in} g_{m,casc} r_{ds,casc})\right) \sim g_{m,in}\, r_{ds,in}\, g_{m,casc}\, r_{ds,casc} \quad (18)$$

Die Verstärkung mit doppelter Kaskode (18) ist etwa 20 × größer als mit einem Kaskodentransistor (17b).

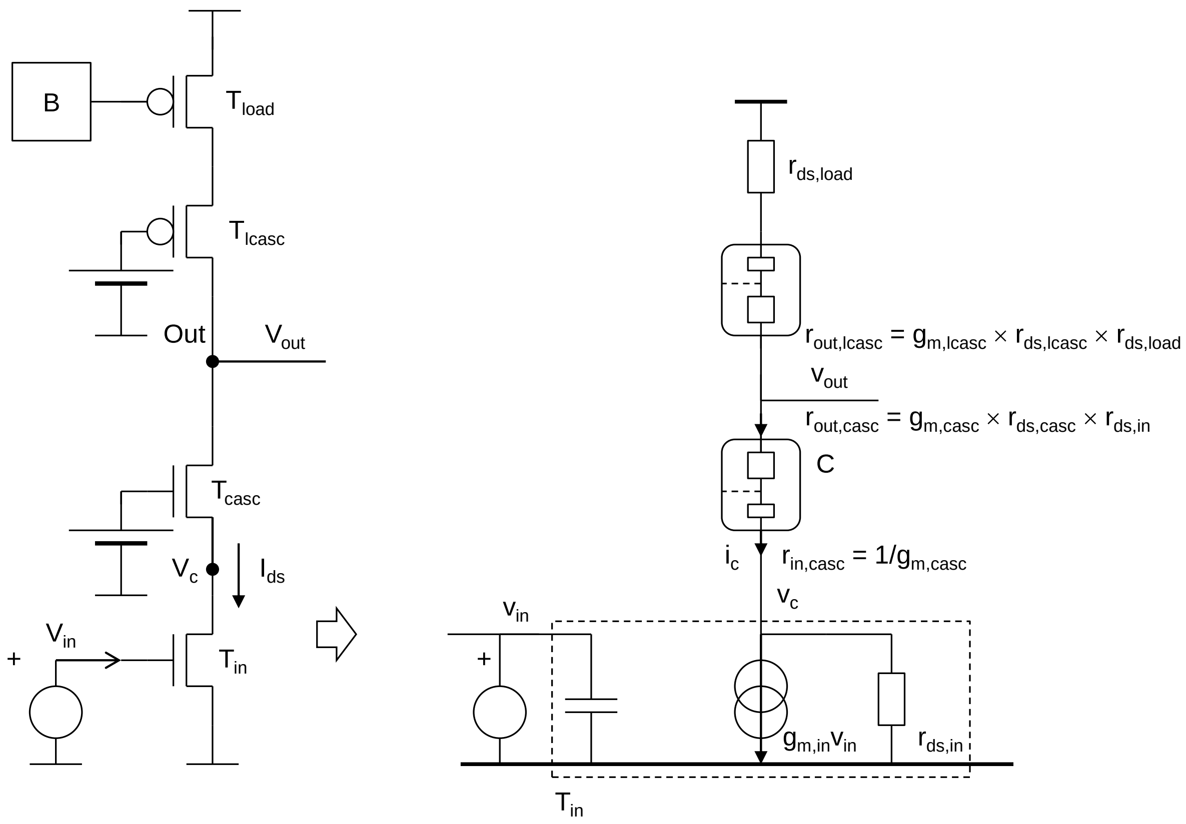


Abbildung 23: Spannungsverstärker mit zwei Kaskodentransistoren

Dynamikbereich

Eine weitere wichtige Eigenschaft ist maximaler Signalbereich am Ausgang des Verstärkers. Wir nennen es auch *Dynamikbereich*.

Es ist wichtig uns daran zu erinnern, dass ein Kleinsignalmodell nur dann richtig ist, wenn alle Transistoren in Sättigung sind. Transistoren sollen nicht nur im Arbeitspunkt in Sättigung sein sondern auch dann wenn wir ein Signal auf den Arbeitspunkt addieren.

Ein Spannungsverstärker wird oft mit Rückkopplung verwendet. Wenn wir die Art der Rückkopplung wie in Vorlesungen 5/6 benutzen (invertierender Verstärker), haben wir am Eingang des Verstärkers eine virtuelle Masse. Potential v_{IN} ändert sich wenig.

Am Ausgang des Verstärkers haben wir ein verstärktes Signal und die Änderung von v_{OUT} ist groß.

Wir müssen also vor allem sicherstellen, dass die Änderung von v_{OUT} nicht zu groß wird und die Transistoren aus der Sättigung bringt. Das ist in Abbildung 22 gezeigt.

Rechnen wir jetzt den Signalbereich am Ausgang des Verstärkers mit Kaskode:

Das Potential V_{out} muss hoch genug sein, dass beide Transistoren T_{casc} und T_{in} in Sättigung abreiten. Das heißt

$$v_{OUT} > V_{dssat,in} + V_{dssat,casc} = 0.1V + 0.1V = 0.2V \qquad (19)$$

Diese minimale Spannung gilt nur wenn wir das Gate-Potential der Kaskode so wählen, dass die Source von T_{casc} auf dem Potential $V_{dssat,in}$ ist.

Das Potential v_{OUT} muss auch niedrig genug sein, dass T_{load} in Sättigung ist:

$$v_{OUT} < VDD - V_{dssat,load} = 1.2V - 0.2V = 1.0V \quad (20)$$

Wenn wir den Verstärker mit der Gegenkopplung wie in Vorlesungen 5-6 stabilisieren (illustriert mit R_{fb} in Abbildung 24), gilt für die DC Werte $V_{in} = V_{out}$.

Es gilt dann:

$$V_{out} = V_{in} = V_{gs,in} = V_{dssat,in} + V_{th} = 0.1V + 0.4V = 0.5V \; (21)$$

V_{out} DC Wert ist also 0.5V (21) und das Potential am Ausgang bis 1.0V steigen (21) und bis 0.2V sinken (19). Wenn wir ein um den Mittelwert symmetrisches Signal haben, ist die Maximale Amplitude 0.6 V peak to peak (Abbildung 24).

Ähnliche Analyse kann man für den Verstärker mit zwei Kaskoden (eine für T_{in} und andere für T_{load}) durchführen, Abbildung 25.

Dynamikbereich ist eine wichtige Eigenschaft. Qualität einer analogen Schaltung hängt vom Signalamplitude zum Rauschen Verhältnis. (Englisch: signal to noise ratio - SNR) Signalamplitude ist oft gleich dem Dynamikbereich. Wenn wir einen großen Dynamikbereich haben, ist auch SNR groß.

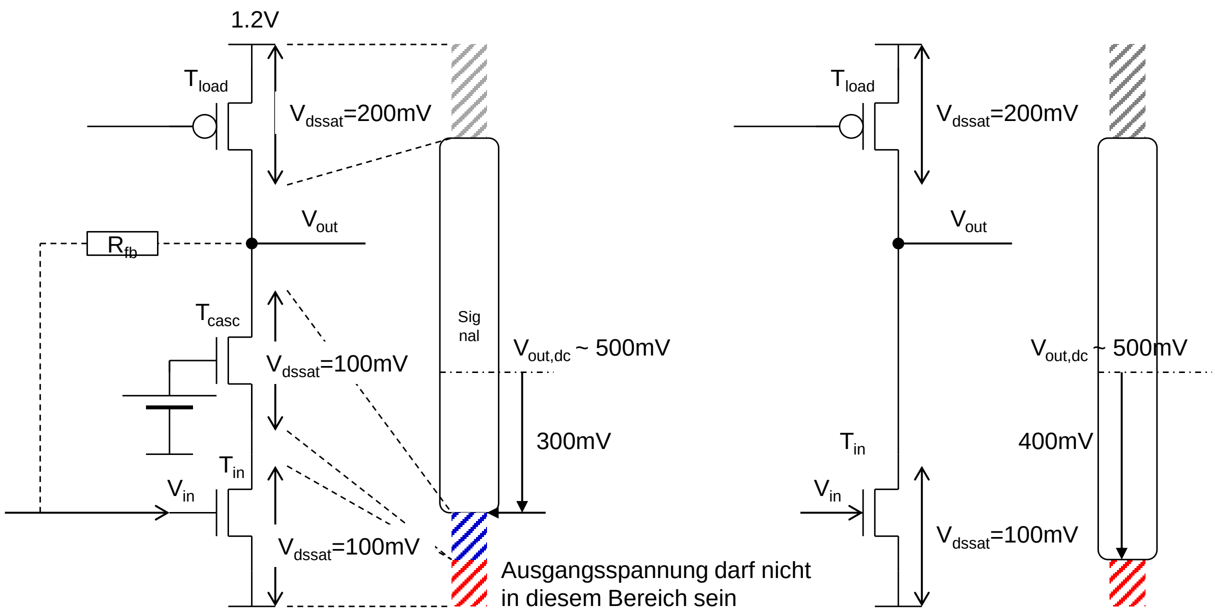


Abbildung 24: Dynamikbereich des Verstärkers mit Kaskode (links) und des Verstärkers ohne Kaskode (rechts)

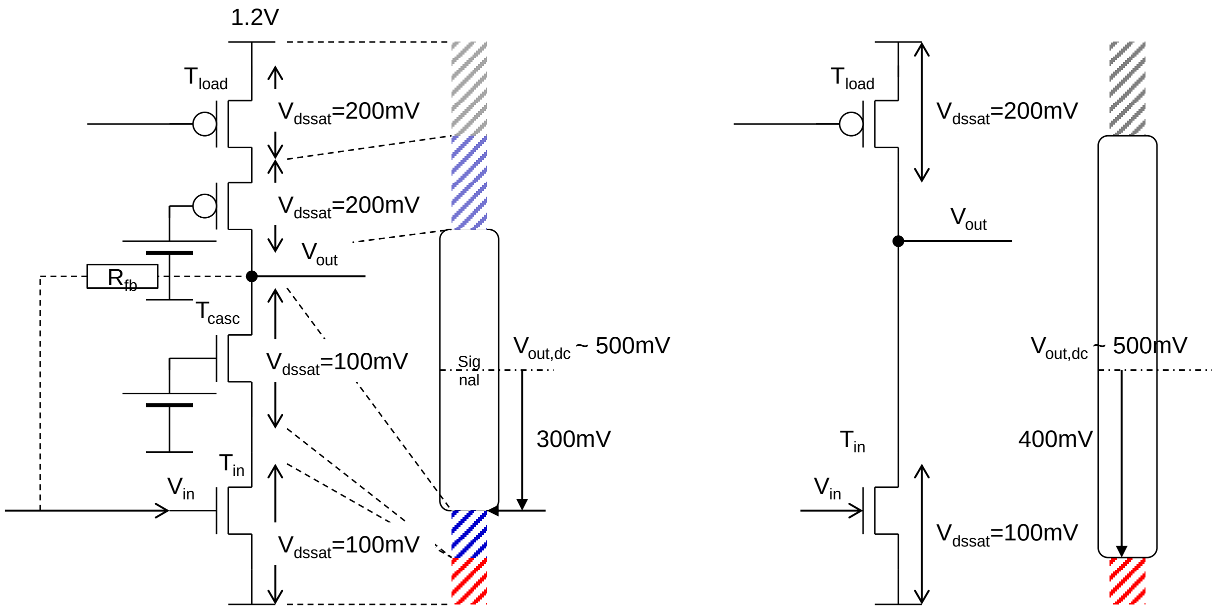


Abbildung 25: Dynamikbereich des Verstärkers mit doppelter Kaskode (links) und des Verstärkers ohne Kaskode (rechts)

Gefaltete Kaskode

Das letzte Thema dieser Vorlesung ist die gefaltete Kaskode.

Ein Kaskodentransistor kann auch als Schaltung für Addieren von mehreren Strömen benutzt werden, wie Abbildung 26 zeigt.

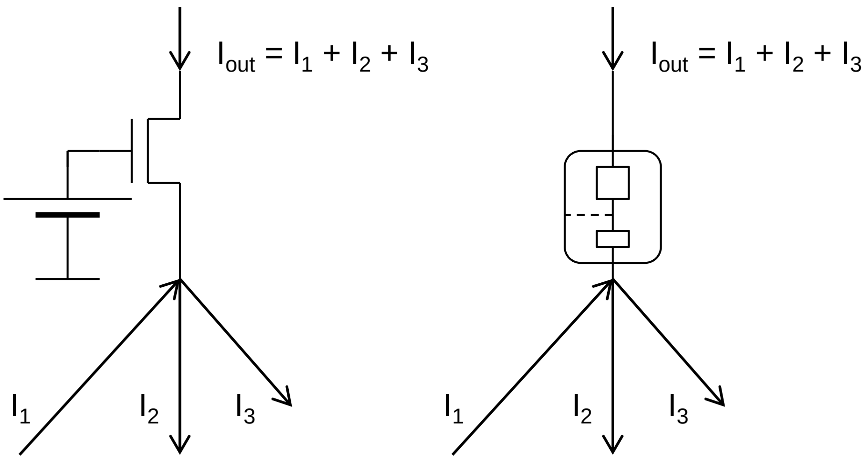


Abbildung 26: Addieren von Strömen mit einem Kaskodentransistor

Wir können einen PMOS als Kaskodentransistor verwenden. Knoten C (Abbildung 27, rechts) ist die Source vom T_{casc}.

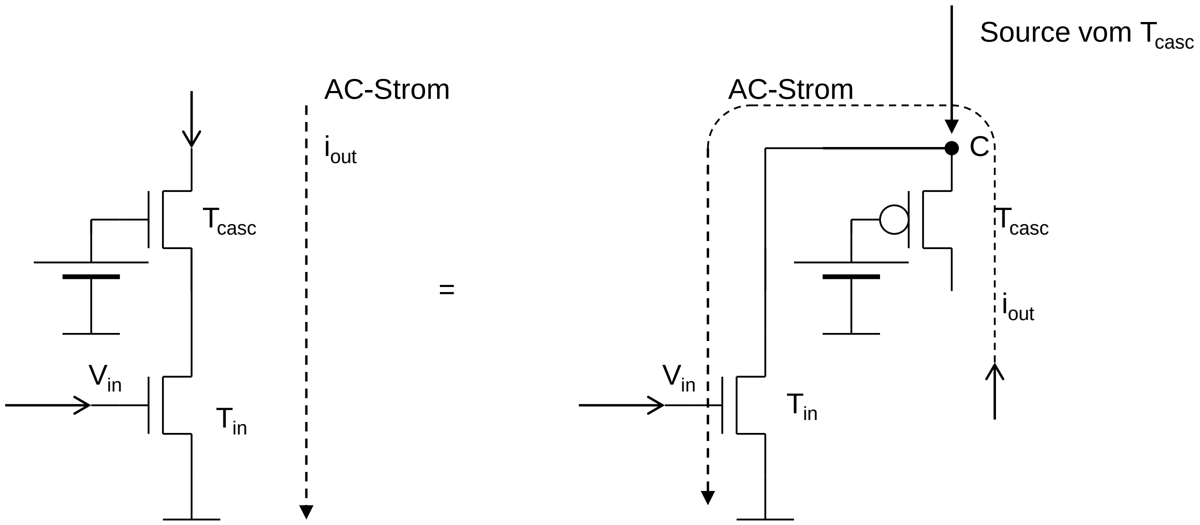


Abbildung 27: Gefaltete Kaskode

Noch zwei Bauteile sind nötig um einen Spannungsverstärker aufzubauen (Abbildung 28):

Eine PMOS Bias-Stromquelle I_{bias} wird benutzt um einen richtigen Arbeitspunkt vom Kaskodentransistor T_{casc} zu erreichen. Ein Widerstand R_{load} erzeugt die Ausgangsspannung.

Der Signalpfad macht im Verstärker mit PMOS Kaskode eine Kurve und hat sowohl seinen Anfang als auch sein Ende in der Masse. Anders gesagt, wenn Strom I_{ds} vom T_{in} steigt, muss der Strom $|I_{ds}|$ vom T_{casc} sinken (Abbildung 28). Deswegen wird solch eine Kaskode gefaltete Kaskode (folded cascode) genannt.

Die Schaltungen in Abbildung 22 und Abbildung 25 werden direkte Kaskoden genannt.

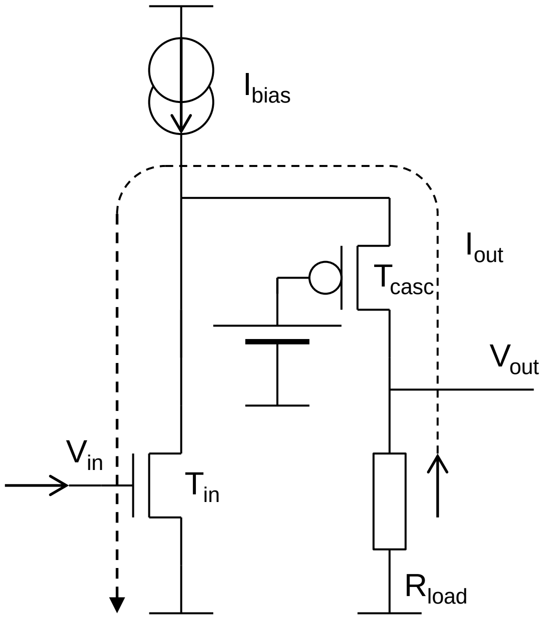


Abbildung 28: Verstärker basierend auf gefalteter Kaskode

Wir verwenden eine NMOS Stromquelle als Last-Element. Die vollständige Schaltung sehen wir in Abbildung 29.

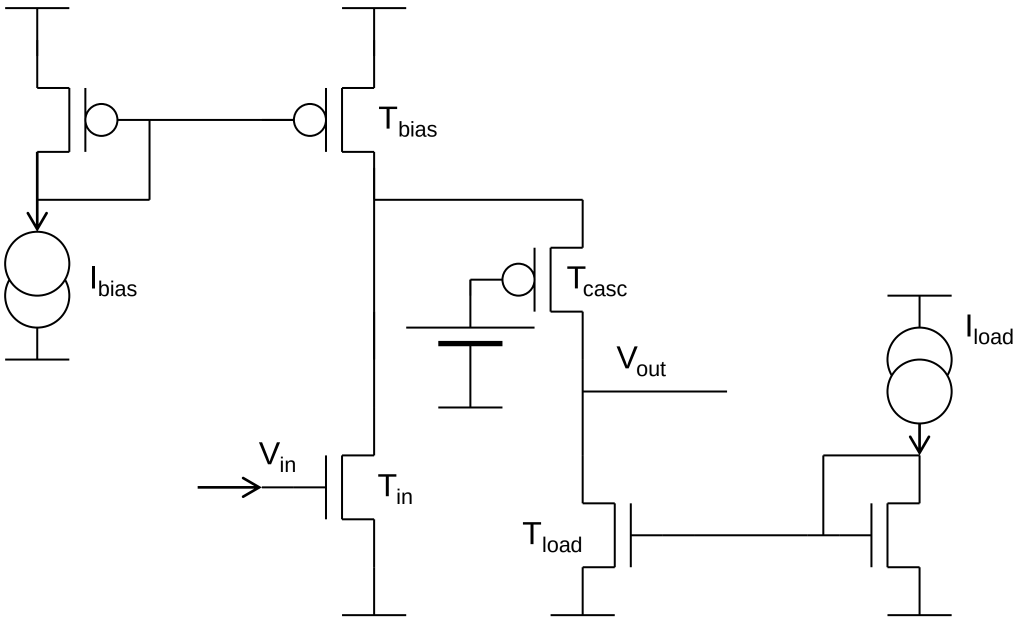


Abbildung 29: Verstärker basierend auf gefalteter Kaskode, vollständige Schaltung

Die Kleinsignalschaltung ist in Abbildung 30 gezeigt.

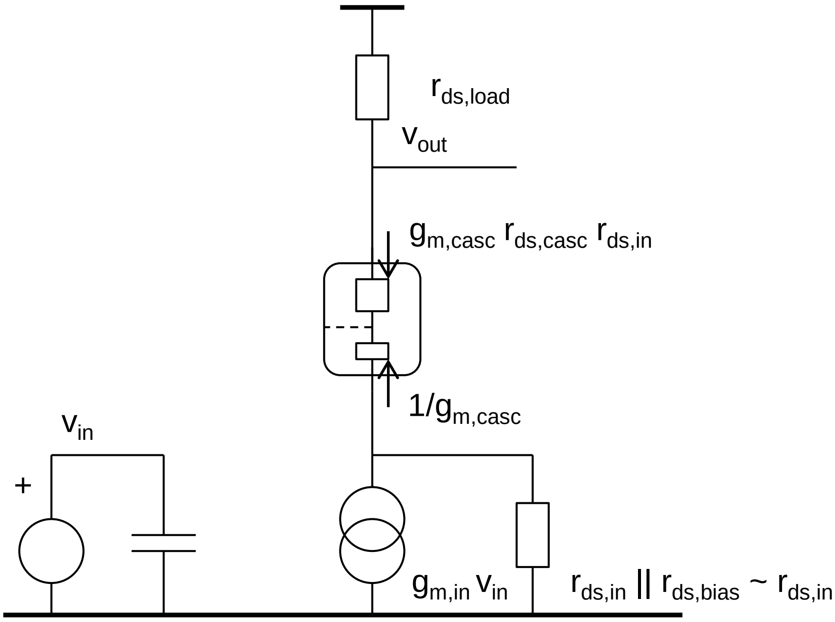


Abbildung 30: Verstärker basierend auf gefalteter Kaskode, Kleinsignalmodell

Wir entfernen alle konstanten Stromquellen. Die PMOS Bias-Quelle stellt für AC-Signale nur einen relativ großen $r_{ds,bias}$ Widerstand dar, der in parallel mit dem $r_{ds,in}$ Widerstand vom Eingangstransistor steht. Wir werden $r_{ds,bias}$ vernachlässigen, da er größer als $r_{ds,in}$ ist. NMOS Last erzeigt einen Lastwiderstand $r_{ds,load}$.

Wenn wir diese Schaltung mit der Kleinsignalschaltung der direkten Kaskode (Abbildung 22) vergleichen, sehen wir, dass die Schaltungen gleich sind. Dementsprechend sind auch die Parameter wie Verstärkung, r_{out} mit den gleichen Formeln beschrieben. Die Verstärkung ist:

$$A = -g_{m,in}\left(r_{ds,load} \| r_{ds,casc}\, g_{m,casc}\, r_{ds,in}\right) \quad (22)$$

Berechnen wir nun die Kleinsignalparameter. Betrachten wir dafür die DC-Ströme.

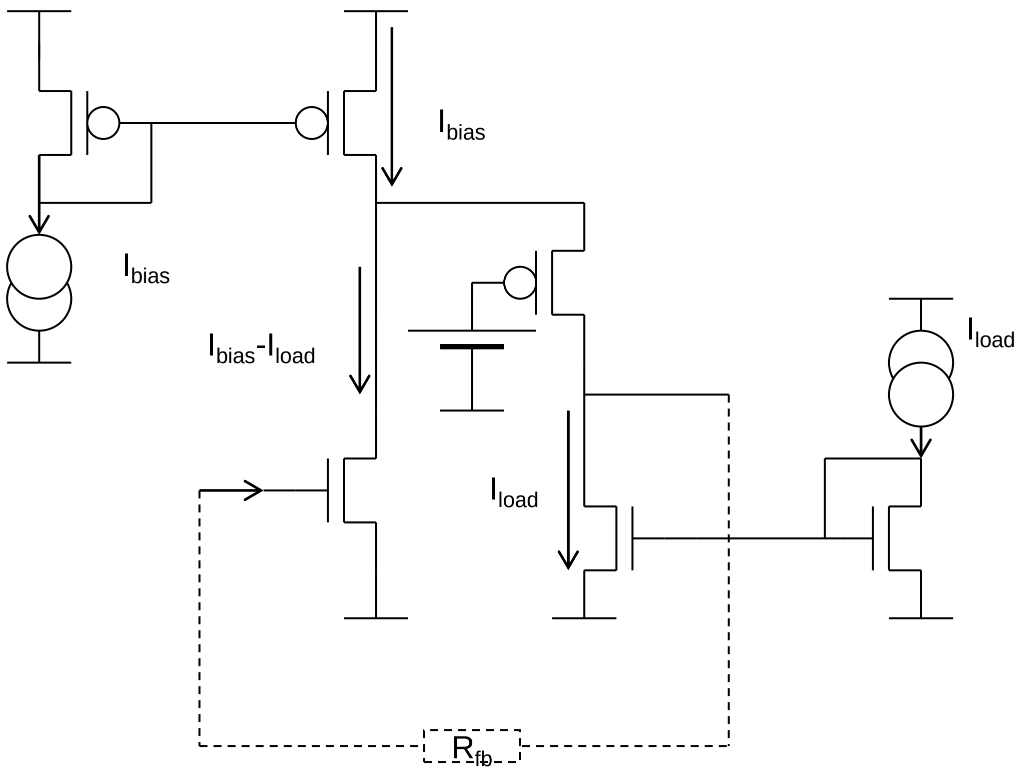


Abbildung 31: Gefaltete Kaskode, DC Ströme, Arbeitspunkt

Durch T_{load} und T_{casc} fließt der DC Strom I_{load} (Abbildung 31). Durch die PMOS Bias-Quelle T_{bias} fließt I_{bias}. Durch den Eingangstransistor T_{in} fließt $I_{bias} – I_{load}$. I_{bias} muss grösser als I_{load} sein, sonst sperrt T_{in}.

Um möglichst große Verstärkung zu bekommen, möchten sowohl $g_{m,in}$ als auch $r_{ds,load}$ maximieren. Für eine große $g_{m,in}$ muss der Bias-Strom durch den Eingangstransistor groß sein. Für einen großen Widerstand $r_{ds,load}$ muss der Bias-Strom durch den Lasttransistor klein sein. Wir erreichen beide Bedingungen durch $I_{load} << I_{bias}$. Eine gute Wahl ist: $I_{load} = 0.1 (I_{bias} - I_{load})$

Da I_{load} 10× kleiner als T_{in} Bias-Strom ist, kann L_{load} größer als I_{in} sein, z.B. $L_{load} = 2L_{in}$.

In dem Fall ist $r_{ds,load} = 20 \times r_{ds,in}$. (Wegen $r_{ds} = E_{sat} L / I$).

Faktor $r_{ds,casc}$ $g_{m,casc}$ ist etwa 80 für L_{casc} = 400nm und $V_{dssat,casc}$ = 100 mV.

$$\boxed{g_{m,casc} r_{ds,casc} = 2\frac{L_{casc}E_{sat}}{V_{dssat}} = 2\frac{400\text{ nm} \times 10.4\frac{V}{\mu m}}{0.1} \sim 83.2}$$

Deswegen gilt für die gefaltete Kaskode:

$$A = -g_{m,in}\left(r_{ds,load}\middle|\middle|r_{ds,casc}\, g_{m,casc}\, r_{ds,in}\right) \sim 20\, g_{m,in} r_{ds,in} \quad (23)$$

Das ist etwa 20× besser als bei dem einfachen common source Verstärker (11) (der eine Verstärkung von etwa 40 hat) 10× besser als bei dem Verstärker mit einer direkten Kaskode (17b) und etwa gleich groß bei dem Verstärker mit doppelter Kaskode (18).

Verstärker basierend auf gefalteter Kaskode wird oft benutzt. Er hat eine gute Spannungsverstärkung und einen um DC Wert symmetrischen und großen Dynamikbereich, wie Abbildung 32 zeigt.

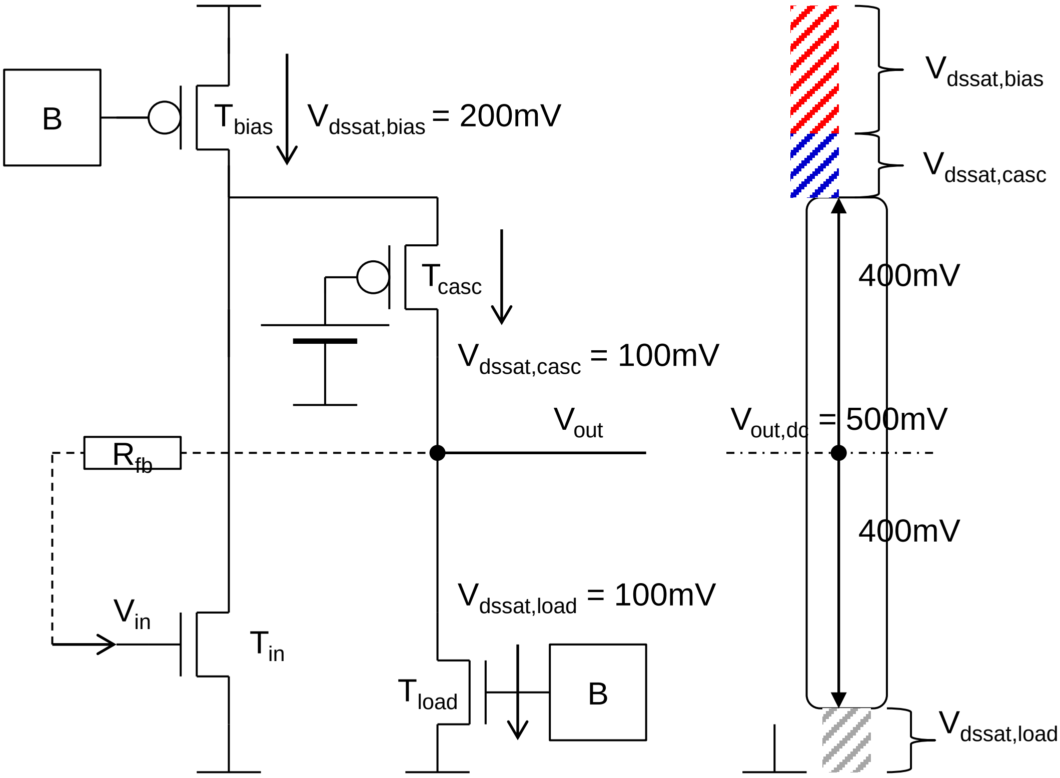


Abbildung 32: Dynamikbereich des Verstärkers mit gefalteter Kaskode