

Vorlesung 3

In dieser Vorlesung werden folgende Themen behandelt

Zusammenfassung von MOSFET Gleichungen

MOSFET Gleichungen

Nehmen wir im Moment $V_s = V_b$ an.

Der Zustand des Transistors wird durch zwei Spannungen – V_{gs} und V_{ds} und durch zwei Ströme I_{ds} und I_{gs} beschrieben. Für DC Signale gilt $I_{gs} = 0$. Gate stellt nur eine Kapazität dar, Abbildung 1.

(Wir vernachlässigen Gate-Ströme, die wegen Tunneleffekt entstehen können.)

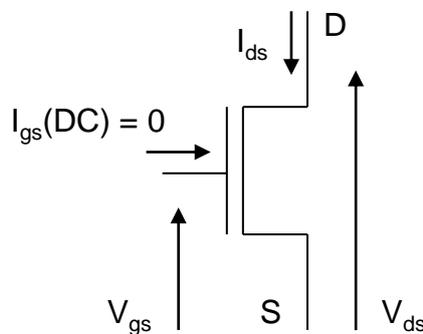


Abbildung 1: Transistor

Abbildung 2 zeigt die Transistorkennlinien: Transistorverhalten für DC Signale (langsame Spannungen und Ströme beliebiger Amplitude) kann mit folgenden Kennlinien beschrieben werden.

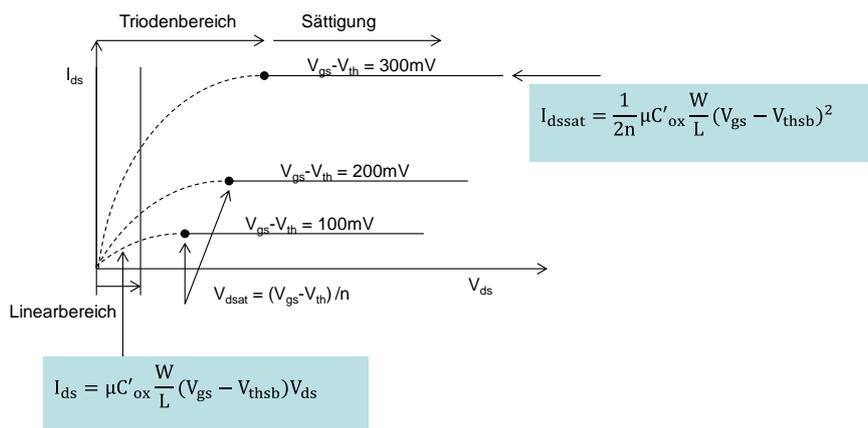


Abbildung 2: Ausgangskennlinien

I_{ds} als Funktion von V_{ds} für verschiedene V_{gs} (Ausgangskennlinien)

I_{ds} als Funktion von V_{gs} für verschiedene V_{ds} (Eingangskennlinien)

Schauen wir uns die erste Kennliniengruppe an.

Abbildung 3 zeigt die I_{ds} - V_{ds} Kennlinien. Wie plotten die Linien für linear aufsteigende $V_{gs} - V_{th}$.

Man kann folgendes erkennen:

Im rechten Linienbereich ist der Strom von V_{ds} praktisch unabhängig – wir nennen diesen Bereich den „Sättigungsbereich“. Im Idealfall $I_{ds} = I_{dssat}$ für alle $V_{ds} > V_{dssat}$

$$V_{dssat} = \frac{(V_{gs} - V_{thsb})}{n}$$

I_{dssat} ist durch die folgende Formel beschreiben:

$$I_{dssat} = \frac{1}{2n} \mu C'_{ox} \frac{W}{L} (V_{gs} - V_{thsb})^2$$

Im linken Linienbereich sinkt der Strom mit Abnahme von V_{ds} . Diesen Bereich nennen wir Trioden-Bereich. Für kleine V_{ds} ist die Strom-Spannung Abhängigkeit ungefähr linear (Linearbereich). Den Strom im linearen Bereich kann man mit der folgenden Formel beschreiben:

$$I_{dssat} = \mu C'_{ox} \frac{W}{L} (V_{gs} - V_{thsb}) V_{ds}$$

Der Strom in Sättigung hängt quadratisch von V_{gs} ab.

Auf der Grenze zwischen den Sättigungs- und Trioden- Bereichen gilt:

$$V_{ds} = V_{dssat} = \frac{(V_{gs} - V_{thsb})}{n}$$

Man kann zeigen, dass die Grenzpunkte (I_{ds} , V_{ds}) für verschiedene V_{gs} Spannungen auf der Parabel $I_{ds} = \sim V_{ds}^2$ liegen. Das kann man aus der Formel für Sättigungsstrom und der Bedingung $V_{ds} = V_{dssat} = (V_{gs} - V_{th})/n$ herleiten.

Im Sättigungsbereich verhält sich der Transistor also wie eine spannungsgesteuerte Stromquelle (Abbildung 3). Beachten wir, dass mithilfe einer Stromquelle große Spannungsverstärkung erreicht werden kann. Eine Stromquelle ist die Grundkomponente jedes Verstärkers.

Im Trioden-Bereich für kleine V_{ds} verhält sich der Transistor wie ein variabler Widerstand (oder wie ein elektronischer Schalter) (Linearbereich).

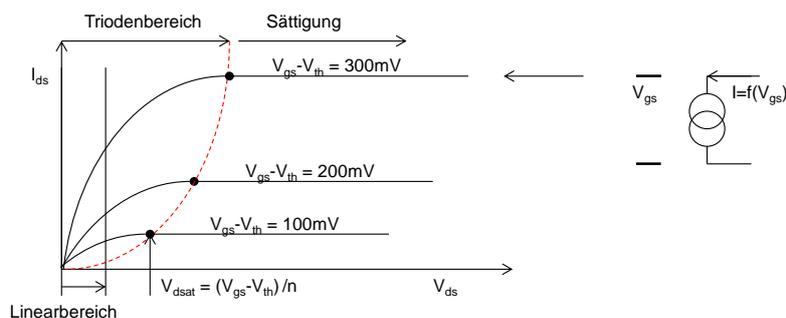


Abbildung 3: Ausgangskennlinien, Sättigung

Abbildung 4 zeigt die $I_{ds} = f(V_{gs})$ Kennlinie. Wir könnten auch hier mehrere Kennlinien für verschiedene V_{ds} zeichnen – wir begrenzen uns aber auf den Sättigungsbereich, genau genommen auf den Strom am Anfang der Sättigung I_{dssat} .

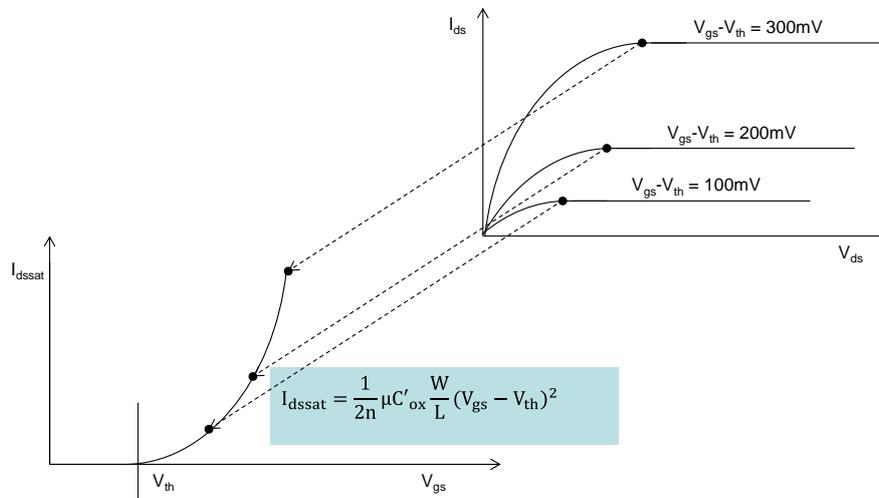


Abbildung 4: Eingangskennlinie

Kleinsignalmodell:

Die Eingangskennlinie wird üblicherweise im Bereich um den Arbeitspunkt linearisiert (Abbildung 5) die Steigung der Linie dI_{dssat}/dV_{gs} nennen wir die **Transkonduktanz** (Leitwert) oder g_m . g_m wird im Kleinsignalmodell des Transistors verwendet – Abbildung 5, rechts.

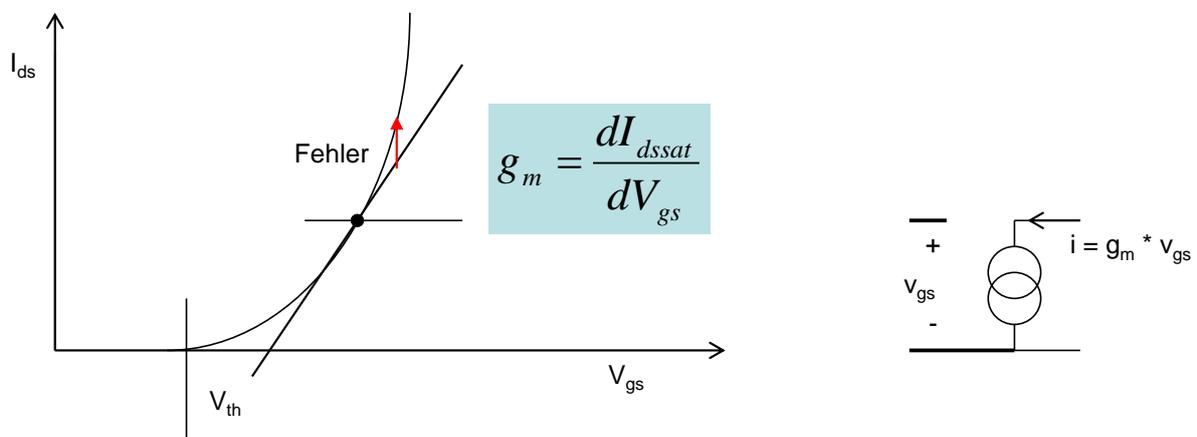


Abbildung 5: Transkonduktanz

Beachten wir, dass das Kleinsignalmodell nur unter bestimmten Bedingungen gilt. Das Kleinsignalmodell erlaubt rein mathematisch beliebig große positive und negative v_{gs} und i_{ds} Werte (Kleinsignale). Der negative Kleinsignalstrom darf aber nicht den DC-Strom übersteigen, sonst wäre der Gesamtstrom negativ.

Es gilt:

$$g_m = \frac{dI_{dssat}}{dV_{gs}}$$

Aus der Formel für Sättigungsstrom:

$$I_{dssat} = \frac{1}{2n} \mu C'_{ox} \frac{W}{L} (V_{gs} - V_{thsb})^2$$

bekommen wir die Formel für Transkonduktanz in starker Inversion:

$$g_m = \sqrt{2kI_{dssat} \cdot (W/L)}$$

mit

$$k = \frac{1}{n} \mu C'_{ox}$$

Unterschiede zwischen PMOS und NMOS Transistoren

Im Fall vom PMOS Transistor gelten alle Kennlinien wie bei einem NMOS - die Indizes bei den Spannungen und Strömen sollen vertauscht werden, Abbildung 6.

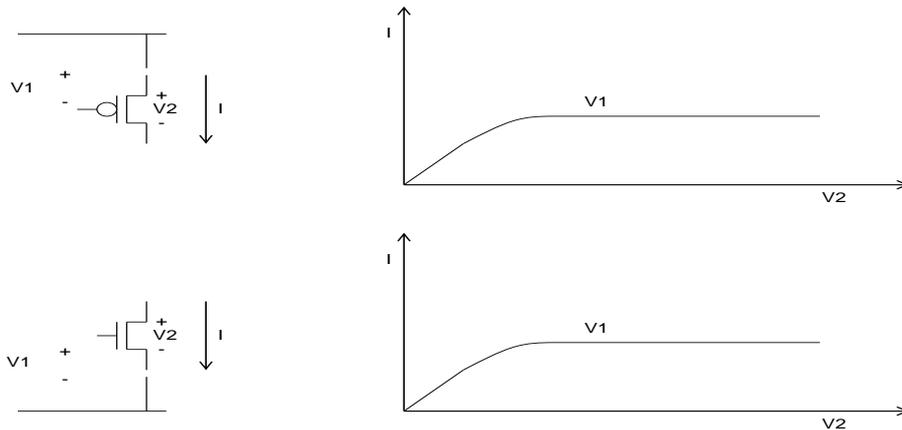


Abbildung 6: PMOS und NMOS Transistoren mit ihren Kennlinien

NMOS und PMOS Schaltungen sind oft Spiegelsymmetrisch wie die Abbildung 7 zeigt.

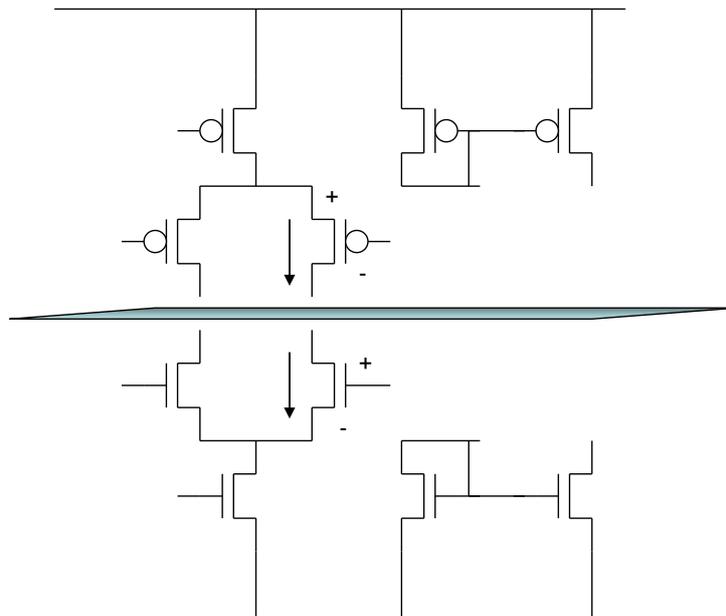


Abbildung 7: NMOS und PMOS Schaltungen sind in der Regel Spiegelsymmetrisch, wobei Ströme und Spannungen verschiedene Vorzeichen haben

Die Ströme und Spannungen haben andere Vorzeichen.

Wir zeichnen die Schaltungen in der Regel so, dass die Ströme von oben nach unten fließen und die Potentiale oben im Bild sind höher als die Potentiale unten sind. Es ist wichtig den Arbeitsbereich von Transistoren zu erkennen. In analogen Schaltungen befinden sich die meisten Transistoren in Sättigung. Die Bedingung für Sättigung ist $V_{ds} > (V_{gs} - V_{th})/n$. Das bedeutet für einen NMOS Transistor in Sättigung: sein Drain-Potential kann auch niedriger als Gate liegen. Abbildung 8 und Abbildung 9 zeigen anschaulich Transistoren in Sättigung und im Linearbereich:

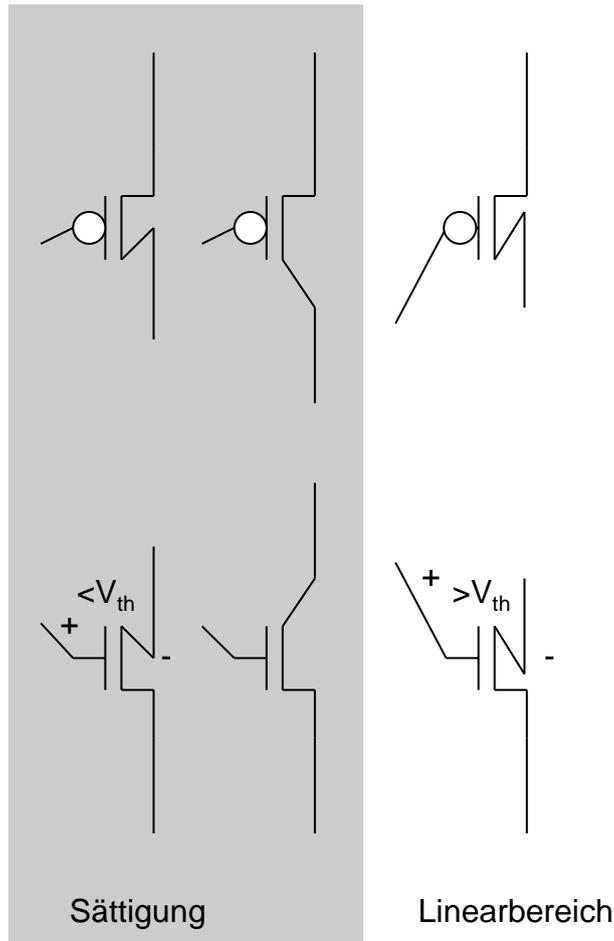


Abbildung 8: PMOS und NMOS Transistoren in Sättigung und im Linearbereich

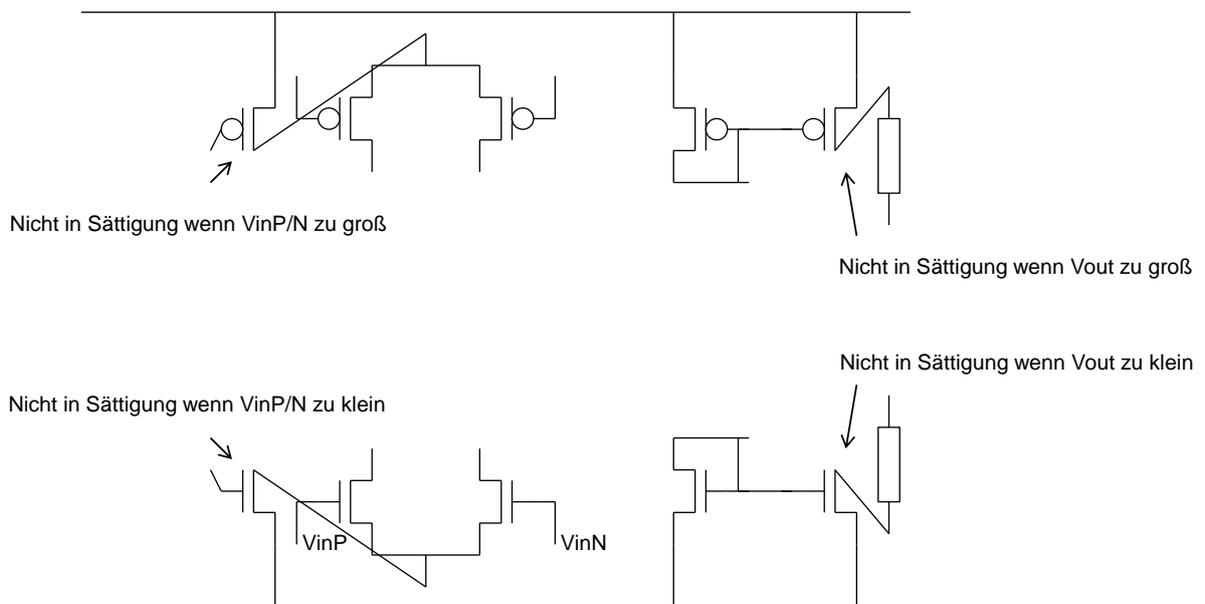


Abbildung 9: PMOS und NMOS Schaltungen

Warum brauchen wir eigentlich NMOS und PMOS Transistoren? Wir haben uns mit dieser Frage auch im Kurs DDS beschäftigt.

Ein NMOS Transistor leitet nur dann gut wenn das Source-Potential niedrig ist. Das heißt einen NMOS-Schalter kann man nicht benutzen um eine Leitung mit VDD (mit der positiven Versorgung) kurz zu schließen. Dafür braucht man einen PMOS Schalter. Das zeigen folgende Beispiele:

Eine Kapazität wird mit NMOS Transistor T1 entladen – Abbildung 10. Die Kapazität wird mit einem anderen NMOS Transistor T2 aufgeladen. Abbildung 10 zeigt, dass die Spannung am Kondensator das VDD-Potential nicht erreicht. Wenn V_{gs} vom Transistor T2 gleich V_{th} wird, leitet T2 nicht mehr und kann den Kondensator nicht aufladen. Wir vernachlässigen hier den Strom in schwacher Inversion (subthreshold operation region).

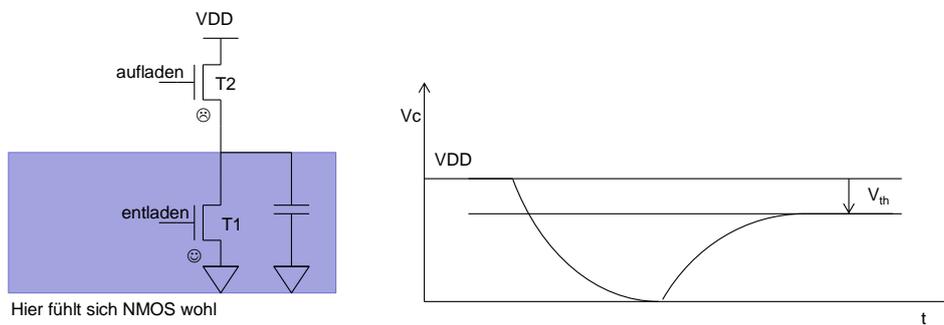


Abbildung 10: Kapazität wird mit NMOS Transistor aufgeladen.

Wenn die Kapazität mit einem PMOS Transistor aufgeladen wird, besteht das Problem nicht, Abbildung 11. Die Spannung am Kondensator kann VDD erreichen, er kann vollständig aufgeladen werden.

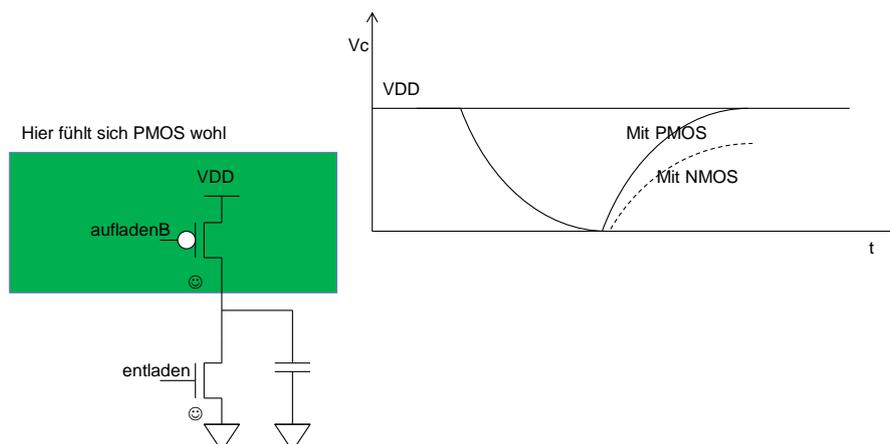


Abbildung 11: Kapazität wird mit PMOS Transistor aufgeladen.

Es gibt weitere Unterschiede: Im Falle einer PMOS Stromquelle fließt der Strom aus VDD heraus, eine NMOS Quelle leitet den Strom in GND, Abbildung 12.

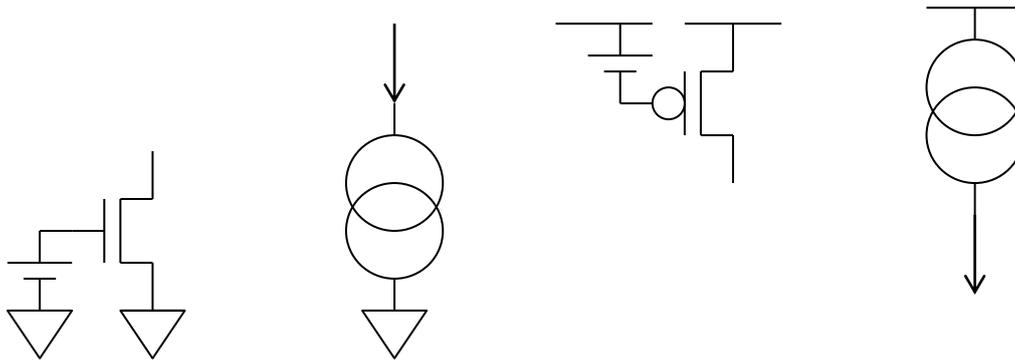


Abbildung 12: Stromquellen realisiert mit NMOS und PMOS Transistoren.

Symmetrische Formel für alle Arbeitsbereiche (optional)

Wir haben die folgende Formel für den Triodenbereich herleitet:

$$I_{ds} = \mu C'_{ox} \frac{W}{L} \left((V_{gs} - V_{thsb}) V_{ds} - n \frac{V_{ds}^2}{2} \right); V_{thsb} \equiv V_{th} + (n - 1) V_{sb} \quad (A1)$$

Die Formel ist aus folgenden Gründen unschön:

Sie ist gegenüber Source und Drain asymmetrisch. Die Transistorstruktur ist symmetrisch und es wäre gut wenn die Formel diese Eigenschaft widerspiegeln würde.

Die Formel gilt nur für $V_{ds} < V_{dssat}$ und $V_{gs} > V_{thsb}$.

Die Formel die enthält Mischterme $V_{gs} \times V_{ds}$. Das ist schwer zu modellieren.

Die Formel für Strom kann folgenderweise umgeschrieben werden:

$$I_{ds} = \frac{1}{2n} \mu C'_{ox} \frac{W}{L} (V_{gs} - V_{th} - (n - 1) V_{sb})^2 - \frac{1}{2n} \mu C'_{ox} \frac{W}{L} (V_{gd} - V_{th} - (n - 1) V_{db})^2 \quad (A2)$$

oder

$$I_{ds} = \frac{1}{2n} \mu C'_{ox} \frac{W}{L} (V_{gs} - V_{thsb})^2 - \frac{1}{2n} \mu C'_{ox} \frac{W}{L} (V_{gd} - V_{thdb})^2 \quad (A3)$$

Man kann beweisen, dass aus (A1) (A3) folgt, indem die Terme quadriert und addiert werden.

Die Formel (A3) gibt uns die Idee einen Transistor als Parallelschaltung von zwei idealen Transistoren darzustellen, Abbildung 13. Diese idealen Transistoren leiten den Strom immer von Drain nach Source und sind immer in Sättigung.

Die Formel A3 kann wie folgend geschrieben werden:

$$I_{ds} = I_{dssat}(V_{gs}, V_{thsb}) - I_{dssat}(V_{gd}, V_{thdb})$$

Diese Darstellung ist für die Analyse mancher Schaltungen nützlich. **Die idealen Transistoren können mit spannungsgesteuerten Stromquellen simuliert werden.**

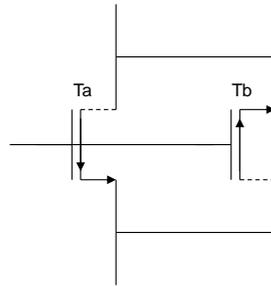


Abbildung 13: Allgemeines Modell

So kann man zum Beispiel Sättigung auf eine alternative Weise verstehen. Transistorstrom sättigt, wenn Tb nicht mehr leitet.

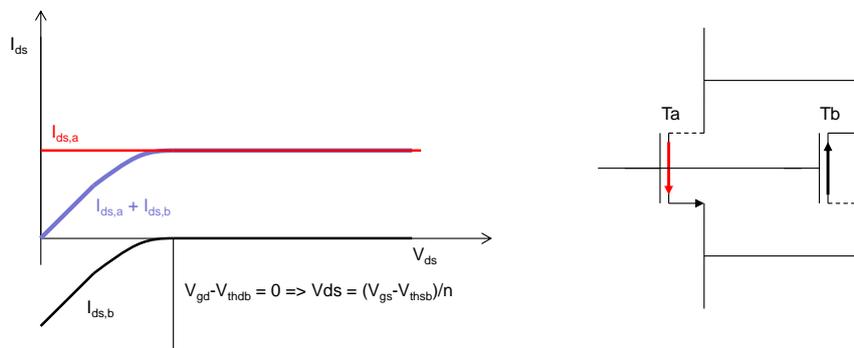


Abbildung 14: Allgemeines Modell - Stromsättigung